

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001年12月13日 (13.12.2001)

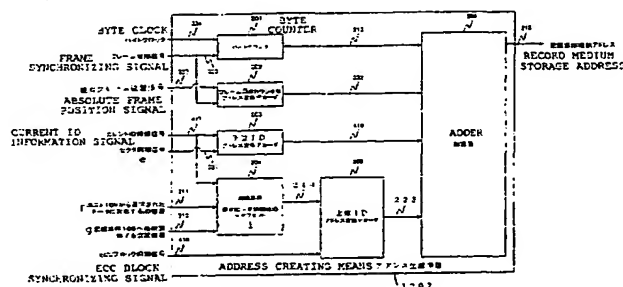
PCT

(10) 国際公開番号
WO 01/95328 A1

- (51) 国際特許分類⁷: G11B 20/10, 20/12, 20/18 (72) 発明者; および
(21) 国際出願番号: PCT/JP01/04763 (75) 発明者/出願人 (米国についてのみ): 岡崎 誠
(22) 国際出願日: 2001年6月6日 (06.06.2001) (OKAZAKI, Makoto) [JP/JP]; 〒792-0845 愛媛県新
(25) 国際出願の言語: 日本語 (74) 代理人: 弁理士 松田正道 (MATSUDA, Masamichi);
(26) 国際公開の言語: 日本語 〒532-0003 大阪府大阪市淀川区宮原5丁目1番3号 新
(30) 優先権データ: 特願2000-172540 2000年6月8日 (08.06.2000) JP 大阪生島ビル Osaka (JP).
(71) 出願人 (米国を除く全ての指定国について): 松下電 添付公開書類:
器産業株式会社 (MATSUSHITA ELECTRIC INDUS- — 国際調査報告書
TRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市
大字門真1006番地 Osaka (JP). 2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

(54) Title: BUFFER MEMORY ADDRESS CONVERTER, SECTOR ADDRESS INFORMATION RELIABILITY JUDGING DEVICE, DEFECTIVE SECTOR JUDGING DEVICE, ECC BLOCK SYNCHRONIZATION DETECTOR, OPTICAL DISK REPRODUCING DEVICE, MEDIUM, AND PROGRAM

(54) 発明の名称: バッファメモリアドレス変換装置、セクタアドレスの情報信頼性判定装置、欠陥セクタ判定装置、ECCブロック同期検出装置、光ディスク再生装置、媒体及びプログラム



6...SECTOR SYNCHRONIZING SIGNAL
2...ID INFORMATION CORRESPONDING TO DATA REQUESTED BY HOST 107
9...INFORMATION ABOUT POSITION FROM WHICH STORING IN STORAGE
MEDIUM 106 IS STARTED
202...FRAME SYNCHRONIZATION COUNTER VALUE ADDRESS CONVERSION
DECODER
203...LOWER-ORDER ID ADDRESS CONVERSION DECODER
204...ADDER/SUBTRACTOR
1...ADOPTED ID-STORING START ID-OFFSET
205...UPPER-ORDER ADDRESS CONVERSION DECODER

(57) Abstract: An optical disk reproducing device having a high reproduction ability for detecting an abnormality in synchronizations or a defective sector. By means of a frame synchronization counter value address conversion decoder (202), a lower-order ID address conversion decoder (203), an adder/subtractor (204), an upper-order ID address conversion decoder (205), and an adder (206), information read out of an optical disk medium is converted to an absolute storage address of a storage medium, and therefore data of high reproducibility can be stored in the storage medium.

[続葉有]

WO 01/95328 A1



(57) 要約:

光ディスク再生装置の各種同期の異常発生や欠陥セクタの再生において、再生能力の高い光ディスク再生装置の提供を目的とする。

フレーム同期カウンタ値アドレス変換デコーダ202、下位IDアドレス変換デコーダ203、加減算器204、上位IDアドレス変換デコーダ205、加算器206を用い、光ディスク媒体から読み取った情報を記憶媒体の絶対的な格納アドレスに変換することにより、再生能力の高いデータを記憶媒体に格納できる。

明 細 書

バッファメモリアドレス変換装置、セクタアドレス情報信頼性判定装置、欠陥セクタ判定装置、ECCブロック同期検出装置、光ディスク再生装置、媒体及びプログラム

技術分野

本発明は、光ディスクから読み出されたデータの誤り訂正処理やホストコンピュータへのデータ転送のために使用されるバッファメモリのデータ格納アドレスを発生するバッファメモリアドレス変換装置、光ディスクから読み出されたデータのセクタアドレス情報を処理するセクタアドレス信頼性判定装置、光ディスクの欠陥セクタを判定する欠陥セクタ判定装置、光ディスクから読み出されたデータのECCブロックの同期を検出するECCブロック同期検出装置、光ディスク再生装置、媒体及び情報集合体に関するものである。

背景技術

従来の光ディスク再生装置において、光ディスクから読み出されたデータの誤り訂正処理やホストコンピュータへのデータ転送のための記憶手段であるバッファメモリのデータ格納アドレスの発生は、特開平10-302402号及び特開平11-162105号に示すように、以下のように行われていた。

すなわち、データ構成の先頭を示す各種同期パターン（ECCブロック同期、セクタ同期、フレーム同期）の検出及び補間を行い、前述の各種同期検出・補間信号に応じてバッファメモリのデータ格納アドレスを制御する。

つまり、各種同期検出・補間信号の数がそのままバッファメモリへのデー

タ格納アドレスに反映されるようなアドレス生成が行われていた。

また、バッファメモリへのデータ格納アドレスの異常発生を防止するために、各種同期信号の検出及び補間の強化が行われていた。

このように、各種同期検出・補間信号の数がそのままバッファメモリへのデータ格納アドレスに対応するような光ディスク再生装置を用いた場合には、光ディスク媒体に付着した指紋や傷等の要因で発生する前記各種同期の検出抜け、誤検出、異常補間等の各種同期検出・補間信号の異常により、各種同期信号の異常が発生する前後でバッファメモリに格納したデータの対応が崩れるという問題があった。

すなわち、光ディスク媒体に付着した指紋や傷などの要因で同期検出・補間信号に異常が発生した場合、バッファメモリに格納したデータの対応が崩れるという課題（第1の課題）がある。

また、前記要因でバッファメモリに格納したデータの対応が崩れた場合、光ディスク媒体から読み出したデータは、誤り訂正手段を用いても正しく再生することが困難であるという問題があった。

すなわち、前記要因でバッファメモリに格納したデータの対応が崩れた場合、光ディスク媒体から読み出したデータは、誤り訂正手段を用いても正しく再生することが困難であるという課題（第2の課題）がある。

また、欠陥セクタ情報が記録されている光ディスク媒体においては、光ディスク媒体から欠陥セクタ情報を取得し、欠陥セクタを指示するような制御しなければ、光ディスク媒体からデータを読み出すことが困難であるという問題があった。

すなわち、光ディスク媒体から欠陥セクタ情報を取得し、欠陥セクタを指示するような制御をしなければ、光ディスク媒体からデータを読み出すことが困難であるという課題（第3の課題）がある。

発明の開示

本発明は、上記第 1 の課題を考慮し、指紋や傷などの要因で同期検出・補間信号に異常が発生しても、バッファメモリに格納したデータの対応が崩れないバッファメモリアドレス変換装置、セクタアドレス情報信頼性判定装置、欠陥セクタ判定装置、ECCブロック同期検出装置、光ディスク再生装置、媒体及びプログラムを提供することを目的とするものである。

また、本発明は、上記第 2 の課題を考慮し、バッファメモリに格納したデータの対応がくずれないバッファメモリアドレス変換装置、セクタアドレス情報信頼性判定装置、欠陥セクタ判定装置、ECCブロック同期検出装置、光ディスク再生装置、媒体及びプログラムを提供することを目的とするものである。

また、本発明は、上記第 3 の課題を考慮し、光ディスク媒体から欠陥セクタ情報を取得しなくても光ディスク媒体からデータを読み出すことが出来るバッファメモリアドレス変換装置、セクタアドレス情報信頼性判定装置、欠陥セクタ判定装置、ECCブロック同期検出装置、光ディスク再生装置、媒体及びプログラムを提供することを目的とするものである。

上述した課題を解決するために、第 1 の本発明（請求項 1 に対応）は、光ディスク媒体から読み出されたデータに含まれる同期パターンと、前記光ディスク媒体から読み出されたデータに含まれる、データ位置が認識できる位置データとを解析する解析手段と、

前記解析した結果に基づいて、バッファメモリへ格納するアドレスを生成するアドレス生成手段とを備え、

前記読み出されたデータは、前記バッファメモリの前記生成されたアドレスに対応する領域に格納されるバッファメモリアドレス変換装置である。

また、第 2 の本発明（請求項 2 に対応）は、前記位置データとは、セクタ

アドレス情報である第1の本発明に記載のバッファメモリアドレス変換装置である。

また、第3の本発明（請求項3に対応）は、前記位置データとは、フレーム同期コードである第1の本発明に記載のバッファメモリアドレス変換装置である。

また、第4の本発明（請求項4に対応）は、前記解析手段は、前記光ディスク媒体から読み出されたデータに含まれるセクタアドレス情報を読み出すセクタアドレス情報読み出し手段と、

前記読み出されたセクタアドレス情報の信頼性を判定するセクタアドレス情報信頼性判定手段と、

前記判定されたセクタアドレス情報の信頼性が得られなかったセクタに対して前記セクタアドレス情報を補間するセクタアドレス情報補間手段と、

前記セクタアドレス情報読み出し手段で読み出された前記セクタアドレス情報と前記セクタアドレス情報補間手段で補間された前記セクタアドレス情報とのいずれかを所定の基準に基づいて選択するセクタアドレス情報選択手段とを有し、

前記アドレス生成手段は、前記選択された前記セクタアドレス情報に基づいて、前記バッファメモリへ格納するアドレスを生成する第2の本発明に記載のバッファメモリアドレス変換装置である。

また、第5の本発明（請求項5に対応）は、前記読み出されたセクタアドレス情報は、誤り検出符号が付加されているものであり、

前記信頼性を判定するとは、前記付加されている誤り検出符号を用いて前記読み出されたセクタアドレス情報の誤りを検出することによって判定することである第4の本発明に記載のバッファメモリアドレス変換装置である。

また、第6の本発明（請求項6に対応）は、前記信頼性を判定するとは、前記読み出されたセクタアドレス情報と、以前に読み出されたセクタアドレ

ス情報の連続性を判定することである第4の本発明に記載のバッファメモリアドレス変換装置である。

また、第7の本発明（請求項7に対応）は、前記所定の基準とは、外部制御手段から要求される信頼性の基準であり、

前記セクタアドレス情報選択手段は、前記外部制御手段から要求される信頼性の基準と、前記セクタアドレス情報信頼性判定手段で判定された前記判定結果とを解析していずれかを選択する第4の本発明に記載のバッファメモリアドレス変換装置である。

また、第8の本発明（請求項8に対応）は、光ディスク媒体から読み出されたデータに付加されているフレーム同期コードを読み出す読み出し手段と、

前記読み出されたフレーム同期コードを符号化し順次格納する記憶手段と、

前記記憶手段に格納された前記符号の並びからフレームの位置を数値化するフレーム位置数値化手段と、

前記数値化されたフレーム位置が連続しているかどうかを判定する連続性判定手段と、

前記数値化されたフレーム位置のうち前記連続していると判定された個数を数える計数手段と、

前記計数手段で数えられたフレーム位置の連続個数と外部制御手段から設定可能な閾値を比較し、前記比較した結果が所定の条件を満たした場合に前記フレーム位置数値化手段で数値化された値をフレーム位置と判断するフレーム位置判断手段と、

前記フレーム位置判断手段で条件を満たさなかった場合に以前に条件を満たしたフレーム位置を基に補間してフレーム位置とするフレーム位置補間手段と、

前記フレーム位置補間手段で求めた前記フレーム位置または前記フレーム位置判断手段で判断したフレーム位置からバッファメモリに格納するアドレスを生成するアドレス生成手段とを備え、

前記読み出されたデータは、前記バッファメモリの前記生成されたアドレスに対応する領域に格納されるバッファメモリアドレス変換装置である。

また、第9の本発明（請求項9に対応）は、光ディスク媒体から読み出されたデータに含まれており、誤り検出符号が付加されているセクタアドレス情報の誤りを検出する誤り検出手段と、

前記読み出されたデータから現在抽出された前記セクタアドレス情報と以前に抽出された前記セクタアドレス情報とを比較して、前記セクタアドレス情報の連続性を判定するセクタアドレス情報連続性判定手段と、

前記外部制御手段からの所定の設定条件に基づいて、前記セクタアドレス情報の誤り検出結果と前記セクタアドレス情報の連続性の判定結果から前記セクタアドレス情報の信頼性を判定する信頼性判定手段とを備えたセクタアドレス情報信頼性判定装置である。

また、第10の本発明（請求項10に対応）は、データに含まれているセクタ論理アドレス情報とは別に前記セクタの物理アドレスであるセクタ物理アドレス情報を有する書き換え可能な光ディスク媒体の読み出しにおいて、

前記セクタ物理アドレス情報の連続性と前記セクタ論理アドレス情報の連続性に差の生じる箇所を検出する連続性検出手段と、

前記検出した差を利用して、欠陥セクタを見つける欠陥セクタ検出手段と、

前記検出した欠陥セクタを外部制御手段に通知する通知手段とを備えた欠陥セクタ判定装置である。

また、第11の本発明（請求項11に対応）は、前記欠陥セクタ検出手段は、前記欠陥セクタの数と前記欠陥セクタの先頭のセクタ物理アドレス情報

を検出し、

前記通知手段は、前記欠陥セクタの数と前記欠陥セクタの先頭のセクタ物理アドレス情報を通知する第10の本発明に記載の欠陥セクタ判定装置である。

また、第12の本発明（請求項12に対応）は、前記連続性検出手段は、前記セクタ物理アドレス情報を読み出すセクタ物理アドレス情報読み出し手段と、

前記読み出されたセクタ物理アドレス情報の誤りを検出するセクタ物理アドレス情報誤り検出手段と、

前記セクタ物理アドレス情報誤り検出手段で誤りが検出されなかったセクタ物理アドレス情報のうち、現在のセクタ物理アドレス情報と一つ前のセクタ物理アドレス情報とを比較するセクタ物理アドレス情報比較手段とを有し、

前記連続性検出手段は、前記比較結果に基づいて、前記読み出されたセクタ物理アドレス情報が前記セクタ物理アドレス情報誤り検出手段で誤りが検出されなかった場合、前記読み出されたセクタ物理アドレス情報の前記一つ前のセクタ物理アドレス情報に対する連続性を判定する第10の本発明に記載の欠陥セクタ判定装置である。

また、第13の本発明（請求項13に対応）は、前記連続性検出手段は、前記セクタ論理アドレス情報を読み出すセクタ論理アドレス情報読み出し手段と、

前記読み出されたセクタ論理アドレス情報の誤りを検出するセクタ論理アドレス情報誤り検出手段と、

前記セクタ論理アドレス情報誤り検出手段で誤りが検出されなかったセクタ論理アドレス情報のうち、現在のセクタ論理アドレス情報と一つ前のセクタ論理アドレス情報とを比較するセクタ論理アドレス情報比較手段とを有し

前記連続性検出手段は、前記比較結果に基づいて、前記読み出されたセクタ論理アドレス情報が前記セクタ論理アドレス情報誤り検出手段で誤りが検出されなかった場合、前記読み出されたセクタ論理アドレス情報の前記一つ前のセクタ論理アドレス情報に対する連続性を判定する第10の本発明に記載の欠陥セクタ判定装置である。

また、第14の本発明（請求項14に対応）は、前記差の生じる箇所とは、前記セクタアドレス情報に連続性があると判定された2つの連続するセクタアドレス情報に対応するセクタ間に、セクタ物理アドレス情報に連続性があると判定されるセクタが1つ以上存在することである第10の本発明に記載の欠陥セクタ判定装置である。

また、第15の本発明（請求項15に対応）は、前記欠陥セクタ検出手段は、前記セクタ論理アドレス情報が連続性を得られなかったセクタのセクタ物理アドレス情報を前記欠陥セクタの先頭のセクタ物理アドレス情報とする第11の本発明に記載の欠陥セクタ判定装置である。

また、第16の本発明（請求項16に対応）は、前記欠陥セクタ検出手段は、前記連続性があると判断された2つのセクタ論理アドレス情報に対応するセクタの間に存在する、前記セクタ物理アドレス情報に連続性があると判断されるセクタの数を検出し、前記検出した数を前記欠陥セクタの数とする第11の本発明に記載の欠陥セクタ判定装置である。

また、第17の本発明（請求項17に対応）は、 n セクタ（ n =整数）にまたがって誤り訂正符号が付加され、誤り訂正符号が連続する n セクタに収まっているような光ディスク媒体から読み出されたセクタアドレス情報の誤りを検出する誤り検出手段と、

前記誤り検出手段で前記読み出されたセクタアドレス情報に誤りが無かった場合、前記読み出されたセクタアドレス情報をECCブロックを構成して

いるセクタ数で割った商を求めるセクタアドレス情報割り算手段と、

前記セクタアドレス情報誤り検出手段が前記読み出されたセクタアドレス情報の誤りを検出しなかった場合、

前記読み出されたセクタアドレス情報の前記商と、一つ前に求められた前記商とを比較し、その結果が不一致であればECCブロック同期を検出したとするECCブロック検出手段とを備えたECCブロック同期検出装置である。

また、第18の本発明（請求項18に対応）は、光ディスク媒体からデータを読み出すデータ読み出し手段と、

外部機器からの要求に応じて、前記データ読み出し手段を制御して前記読み出されたデータをバッファメモリに一時記憶した後、前記外部機器に転送するコントローラとを備え、

前記コントローラは、第1～17のいずれかに記載のバッファアドレス変換装置、またはセクタアドレス信頼性判定装置、または欠陥セクタ判定装置、またはECCブロック同期検出装置を搭載している光ディスク再生装置である。

また、第19の本発明（請求項19に対応）は、第1の本発明に記載のバッファメモリアドレス変換装置の、光ディスク媒体から読み出されたデータに含まれる同期パターンと、前記光ディスク媒体から読み出されたデータに含まれる、データ位置が認識できる位置データとを解析する解析手段と、

前記解析した結果に基づいて、バッファメモリへ格納するアドレスを生成するアドレス生成手段との全部または一部としてコンピュータを機能させるためのプログラムを担持した媒体であって、コンピュータにより処理可能である媒体である。

また、第20の本発明（請求項20に対応）は、第8の本発明に記載のバッファメモリアドレス変換装置の、光ディスク媒体から読み出されたデータ

に付加されているフレーム同期コードを読み出す読み出し手段と、

前記読み出されたフレーム同期コードを符号化し順次格納する記憶手段と

、
前記記憶手段に格納された前記符号の並びからフレームの位置を数値化するフレーム位置数値化手段と、

前記数値化されたフレーム位置が連続しているかどうかを判定する連続性判定手段と、

前記数値化されたフレーム位置のうち前記連続していると判定された個数を数える計数手段と、

前記計数手段で数えられたフレーム位置の連続個数と外部制御手段から設定可能な閾値を比較し、前記比較した結果が所定の条件を満たした場合に前記フレーム位置数値化手段で数値化された値をフレーム位置と判断するフレーム位置判断手段と、

前記フレーム位置判断手段で条件を満たさなかった場合に以前に条件を満たしたフレーム位置を基に補間してフレーム位置とするフレーム位置補間手段と、

前記フレーム位置補間手段で求めた前記フレーム位置または前記フレーム位置判断手段で判断したフレーム位置からバッファメモリに格納するアドレスを生成するアドレス生成手段との全部または一部としてコンピュータを機能させるためのプログラムを担持した媒体であって、コンピュータにより処理可能である媒体である。

また、第21の本発明（請求項21に対応）は、第9の本発明に記載のセクタアドレス情報信頼性判定装置の、光ディスク媒体から読み出されたデータに含まれており、誤り検出符号が付加されているセクタアドレス情報の誤りを検出する誤り検出手段と、

前記読み出されたデータから現在抽出された前記セクタアドレス情報と以

前に抽出された前記セクタアドレス情報とを比較して、前記セクタアドレス情報の連続性を判定するセクタアドレス情報連続性判定手段と、

前記外部制御手段からの所定の設定条件に基づいて、前記セクタアドレス情報の誤り検出結果と前記セクタアドレス情報の連続性の判定結果から前記セクタアドレス情報の信頼性を判定する信頼性判定手段との全部または一部としてコンピュータを機能させるためのプログラムを担持した媒体であって、コンピュータにより処理可能である媒体である。

また、第22の本発明（請求項22に対応）は、第10の本発明に記載の欠陥セクタ判定装置の、データに含まれているセクタ論理アドレス情報とは別に前記セクタの物理アドレスであるセクタ物理アドレス情報を有する書き換え可能な光ディスク媒体の読み出しにおいて、

前記セクタ物理アドレス情報の連続性と前記セクタ論理アドレス情報の連続性に差の生じる箇所を検出する連続性検出手段と、

前記検出した差を利用して、欠陥セクタを見つける欠陥セクタ検出手段と、

前記検出した欠陥セクタを外部制御手段に通知する通知手段との全部または一部としてコンピュータを機能させるためのプログラムを担持した媒体であって、コンピュータにより処理可能である媒体である。

また、第23の本発明（請求項23に対応）は、第17の本発明に記載のECCブロック同期検出装置の、 n セクタ（ n =整数）にまたがって誤り訂正符号が付加され、誤り訂正符号が連続する n セクタに収まっているような光ディスク媒体から読み出されたセクタアドレス情報の誤りを検出する誤り検出手段と、

前記誤り検出手段で前記読み出されたセクタアドレス情報に誤りが無かった場合、前記読み出されたセクタアドレス情報をECCブロックを構成しているセクタ数で割った商を求めるセクタアドレス情報割り算手段と、

前記セクタアドレス情報誤り検出手段が前記読み出されたセクタアドレス情報の誤りを検出しなかった場合、

前記読み出されたセクタアドレス情報の前記商と、一つ前に求められた前記商とを比較し、その結果が不一致であればECCブロック同期を検出したとするECCブロック検出手段との全部または一部としてコンピュータを機能させるためのプログラムを担持した媒体であって、コンピュータにより処理可能である媒体である。

また、第24の本発明（請求項24に対応）は、第1の本発明に記載のバッファメモリアドレス変換装置の、光ディスク媒体から読み出されたデータに含まれる同期パターンと、前記光ディスク媒体から読み出されたデータに含まれる、データ位置が認識できる位置データとを解析する解析手段と、

前記解析した結果に基づいて、バッファメモリへ格納するアドレスを生成するアドレス生成手段との全部または一部としてコンピュータを機能させるためのプログラムである。

また、第25の本発明（請求項25に対応）は、第8の本発明に記載のバッファメモリアドレス変換装置の、光ディスク媒体から読み出されたデータに付加されているフレーム同期コードを読み出す読み出し手段と、

前記読み出されたフレーム同期コードを符号化し順次格納する記憶手段と

、
前記記憶手段に格納された前記符号の並びからフレームの位置を数値化するフレーム位置数値化手段と、

前記数値化されたフレーム位置が連続しているかどうかを判定する連続性判定手段と、

前記数値化されたフレーム位置のうち前記連続していると判定された個数を数える計数手段と、

前記計数手段で数えられたフレーム位置の連続個数と外部制御手段から設

定可能な閾値を比較し、前記比較した結果が所定の条件を満たした場合に前記フレーム位置数値化手段で数値化された値をフレーム位置と判断するフレーム位置判断手段と、

前記フレーム位置判断手段で条件を満たさなかった場合に以前に条件を満たしたフレーム位置を基に補間してフレーム位置とするフレーム位置補間手段と、

前記フレーム位置補間手段で求めた前記フレーム位置または前記フレーム位置判断手段で判断したフレーム位置からバッファメモリに格納するアドレスを生成するアドレス生成手段との全部または一部としてコンピュータを機能させるためのプログラムである。

また、第26の本発明（請求項26に対応）は、第9の本発明に記載のセクタアドレス情報信頼性判定装置の、光ディスク媒体から読み出されたデータに含まれており、誤り検出符号が付加されているセクタアドレス情報の誤りを検出する誤り検出手段と、

前記読み出されたデータから現在抽出された前記セクタアドレス情報と以前に抽出された前記セクタアドレス情報とを比較して、前記セクタアドレス情報の連続性を判定するセクタアドレス情報連続性判定手段と、

前記外部制御手段からの所定の設定条件に基づいて、前記セクタアドレス情報の誤り検出結果と前記セクタアドレス情報の連続性の判定結果から前記セクタアドレス情報の信頼性を判定する信頼性判定手段との全部または一部としてコンピュータを機能させるためのプログラムである。

また、第27の本発明（請求項27に対応）は、第10の本発明に記載の欠陥セクタ判定装置の、データに含まれているセクタ論理アドレス情報とは別に前記セクタの物理アドレスであるセクタ物理アドレス情報を有する書き換え可能な光ディスク媒体の読み出しにおいて、

前記セクタ物理アドレス情報の連続性と前記セクタ論理アドレス情報の連

続性に差の生じる箇所を検出する連続性検出手段と、

前記検出した差を利用して、欠陥セクタを見つける欠陥セクタ検出手段と、

前記検出した欠陥セクタを外部制御手段に通知する通知手段との全部または一部としてコンピュータを機能させるためのプログラムである。

また、第28の本発明（請求項28に対応）は、第17の本発明に記載のECCブロック同期検出装置の、 n セクタ（ n =整数）にまたがって誤り訂正符号が付加され、誤り訂正符号が連続する n セクタに収まっているような光ディスク媒体から読み出されたセクタアドレス情報の誤りを検出する誤り検出手段と、

前記誤り検出手段で前記読み出されたセクタアドレス情報に誤りが無かった場合、前記読み出されたセクタアドレス情報をECCブロックを構成しているセクタ数で割った商を求めるセクタアドレス情報割り算手段と、

前記セクタアドレス情報誤り検出手段が前記読み出されたセクタアドレス情報の誤りを検出しなかった場合、

前記読み出されたセクタアドレス情報の前記商と、一つ前に求められた前記商とを比較し、その結果が不一致であればECCブロック同期を検出したとするECCブロック検出手段との全部または一部としてコンピュータを機能させるためのプログラムである。

次に、このような本発明の動作を説明する。

本発明の光ディスク再生装置は、光ディスク媒体から読み出したデータに含まれる同期パターン及びデータ位置が認識できるデータを解析し、光ディスク媒体から読み出されたデータを正確にバッファメモリに格納することを特徴とする。

本発明によれば、光ディスク媒体に付着した指紋や傷等の要因で発生する前記各種同期検出・補間信号の異常が発生した場合にも、バッファメモリへ

の正確なデータ格納アドレスが発生でき、欠陥セクタ情報の記録されている光ディスク媒体のデータを読み出す場合では、必ずしも、光ディスク媒体からデータを読み出す前に欠陥セクタ情報の取得することなく、バッファメモリへの信頼性の高いデータ格納アドレスを生成することが出来る。

図面の簡単な説明

図 1 は、本発明の第 1 の実施の形態における光ディスク再生装置の構成図である。

図 2 は、本発明の第 1 の実施の形態におけるバッファメモリへのデータ格納アドレス生成に関する構成図である。

図 3 は、本発明の第 1 の実施の形態におけるフレーム処理及びセクタ処理に関する構成図である。

図 4 は、本発明の第 1 の実施の形態における ECC ブロック処理に関する構成図である。

図 5 は、本発明の第 1 の実施の形態におけるフレーム位置検出ブロック及びフレーム位置信頼性判定ブロックに関する構成図である。

図 6 は、本発明の第 1 の実施の形態における ID 信頼性判定ブロックに関するブロック図である。

図 7 は、本発明の第 1 の実施の形態における DVD のデータ構成図である。

図 8 は、本発明の第 1 の実施の形態におけるフレーム同期コードに対するフレーム同期信号の対応表を示す図である。

図 9 は、(a) 本発明の第 1 の実施の形態におけるフレームに対するアドレスデコード値の対応表を示す図である。

(b) 本発明の第 1 の実施の形態におけるセクタに対するアドレスデコード値の対応表を示す図である。

(c) 本発明の第 1 の実施の形態における ECC ブロックに対するアドレ

ステコード値の対応表を示す図である。

図 1 0 は、（a）本発明の第 2 の実施の形態における欠陥セクタだけを書き飛ばすような欠陥管理方法で書き込まれたディスクのセクタ構成図である。

（b）本発明の第 2 の実施の形態における欠陥セクタを含む ECC ブロックを書き飛ばすような欠陥セクタ管理方法で書き込まれた ECC ブロックの構成図である。

図 1 1 は、本発明の第 2 の実施の形態における欠陥セクタ検出手段の構成図である。

符号の説明

- 1 0 1 光ディスク（DVD）
- 1 0 2 スピンドルモータ
- 1 0 3 光ピックアップ
- 1 0 4 RF 信号処理ブロック
- 1 0 5 サーボブロック
- 1 0 6 バッファメモリ
- 1 0 7 コントローラブロック
- 1 0 8 制御マイコン
- 1 0 9 ホスト
- 1 1 1 照射光および反射光
- 1 1 2 スピンドルモータ制御信号
- 1 1 3 RF 信号
- 1 1 4 光ピックアップ制御信号
- 1 1 5 RF 信号処理ブロックーサーボブロック間信号
- 1 1 6 RF 信号処理ブロックーコントローラブロック間信号
- 1 1 7 サーボブロックーコントローラブロック間信号

- 1 1 8 バッファメモリーコントローラブロック間信号
- 1 1 9 制御マイコンーコントローラブロック間信号
- 1 2 0 ホストーコントローラブロック間信号
- 1 2 1 制御マイコンーR F 信号処理ブロック間信号
- 1 2 2 制御マイコンーサーボブロック間信号
- 2 0 1 バイトカウンタ
- 2 0 2 フレーム同期カウンタ値アドレス変換デコーダ
- 2 0 3 下位 I D アドレス変換デコーダ
- 2 0 4 加減算器
- 2 0 5 I D 上位ビットアドレス変換デコーダ
- 2 0 6 加算器
- 2 1 1 ホスト 1 0 9 から要求されたデータに対応する I D 情報
- 2 1 2 バッファメモリー 1 0 6 へ格納開始する位置情報
- 2 1 3 フレーム内アドレス
- 2 1 4 E C C ブロック位置情報
- 2 1 5 バッファメモリー格納アドレス
- 3 0 1 チャネルデータパラレル化ブロック
- 3 0 2 フレーム同期信号生成ブロック
- 3 0 3 データ復調ブロック
- 3 0 4 データ復調ブロック
- 3 0 5 フレーム同期検出ブロック
- 3 0 6 セクタ同期補間ブロック
- 3 0 7 フレーム同期カウンタブロック
- 3 0 8 フレーム位置検出ブロック
- 3 0 9 セクタ同期信号生成ブロック
- 3 1 0 フレーム位置信頼性判定ブロック

- 3 1 1 フレーム同期カウンタ値アドレス変換ブロック
- 3 2 1 チャンネルデータ
- 3 2 2 パラレルデータ
- 3 2 3 フレーム同期信号
- 3 2 4 フレーム同期コード信号
- 3 2 5 セクタ同期信号
- 3 2 6 セクタ同期補間信号
- 3 2 7 絶対フレーム位置信号
- 3 2 8 フレーム位置検出結果採用信号
- 3 2 9 フレーム位置信号
- 3 3 0 フレーム同期コード配列OK信号
- 3 3 1 セクタ同期信号
- 3 3 2 フレームアドレス
- 3 3 3 復調データ
- 3 3 4 バイトクロック
- 4 0 1 ID再生ブロック
- 4 0 2 ECCブロック同期検出ブロック
- 4 0 3 ECCブロック同期補間ブロック
- 4 0 4 セクタ同期カウンタブロック
- 4 0 5 ID信頼性判定ブロック
- 4 0 6 ECCブロック同期生成ブロック
- 4 0 7 ID情報アドレス変換ブロック
- 4 1 1 ID取得信号
- 4 1 2 ECCブロック同期検出信号
- 4 1 3 ECCブロック同期補間信号
- 4 1 4 絶対セクタアドレス信号

- 4 1 5 アドレス信頼性OK信号
- 4 1 6 上位アドレス判定結果信号
- 4 1 7 カレントID情報信号
- 4 1 8 ECCブロック同期信号
- 4 1 9 セクタアドレス
- 4 2 0 ECCブロックアドレス
- 5 0 1 フレーム同期コード符号化レジスタA
- 5 0 2 フレーム同期コード符号化レジスタB
- 5 0 3 フレーム同期コード位置検出デコーダ
- 5 0 5 フレーム同期コード配列OKカウンタ
- 5 0 6 フレーム位置検出結果採用判定回路
- 5 1 1 (n-1) フレーム同期コード信号
- 5 1 2 (n-2) フレーム同期コード信号
- 5 1 3 フレーム位置判定条件
- 5 2 1 フレーム同期コード配列OKカウント信号
- 6 0 1 アドレス比較器A
- 6 0 2 アドレス比較器B
- 6 0 3 アドレス信頼性条件判定デコーダ
- 6 0 4 セレクタ
- 6 0 5 インクリメンタ
- 6 0 6 ID保存レジスタ
- 6 1 1 ID取得信号4 1 3のID情報のアドレス成分
- 6 1 2 ID取得信号4 1 3のID情報の誤り検出結果成分
- 6 1 3 アドレス信頼性判定条件
- 6 1 4 アドレス連続性判定信号
- 6 1 8 アドレス期待値信号

- 6 1 9 カレントアドレス選択信号
- 1 1 0 1 物理 I D 保存レジスタ A
- 1 1 0 2 物理 I D 保存レジスタ B
- 1 1 0 3 インクリメンタ A
- 1 1 0 4 減算器
- 1 1 0 5 I D 保存レジスタ
- 1 1 0 6 インクリメンタ B
- 1 1 0 7 比較器
- 1 1 0 8 欠陥セクタ検出器
- 1 1 1 1 I D 再生信号
- 1 1 1 2 物理 I D 信号
- 1 1 1 3 物理 I D 取得信号
- 1 1 1 4 物理 I D 信号
- 1 1 1 5 物理 I D 期待値信号
- 1 1 1 6 欠陥セクタ数
- 1 1 1 7 I D 信号
- 1 1 1 8 I D 期待値信号
- 1 1 1 9 I D 連続性信号
- 1 1 2 0 欠陥セクタ検出信号

発明を実施するための最良の形態

本発明の一例としての光ディスク生成装置は、光ディスク媒体から読み出したデータを正確にバッファメモリへ格納するためのアドレスを生成することを特徴としたものであり、光ディスク媒体に付着した指紋や傷等の様々な要因により、データ単位の先頭を示す各種同期の異常が発生した場合でも、

光ディスク媒体から読み出したデータを解析し、光ディスク媒体から読み出したデータと以前にバッファメモリへ格納したデータとの位置関係を把握することにより、光ディスク媒体から読み出したデータを正確にバッファメモリに格納するためのアドレスを生成しうるものである。

本発明の一例としての光ディスク再生装置は、光ディスク媒体から読み出したデータの解析手段は、光ディスク媒体から読み出したセクタ識別情報を解析することを特徴とするものである。

本発明の一例としての光ディスク再生装置は、光ディスク媒体から読み出したデータの解析手段は、光ディスク媒体から読み出したフレーム同期コードを解析することを特徴とするものである。

本発明の一例としてのバッファメモリアドレス変換装置は、光ディスク媒体から読み出したデータに付加されているセクタアドレス情報を読み出す手段と、前記手段で読み出したセクタアドレス情報の信頼性を判定する手段と、セクタアドレス情報の信頼性が得られなかったセクタに対してセクタアドレス情報を補間する手段と、前記セクタアドレス情報を読み出す手段で生成される情報と前記セクタアドレスを補間する手段で生成される情報を選択する手段と、前記選択した情報からバッファメモリへ格納するアドレスを生成する手段を備え、光ディスク媒体に付着した指紋や傷等の様々な要因により、データ単位の先頭を示す各種同期の異常が発生した場合でも、信頼性の高いセクタアドレス情報を用いてバッファメモリへ格納するアドレスを生成することにより、光ディスク媒体から読み出したデータを正確にバッファメモリに格納するためのアドレスを生成しうるものである。

本発明の一例としてのセクタアドレス情報バッファメモリアドレス変換装置におけるセクタアドレス情報の信頼性を判定する手段は、セクタアドレス情報に付加された誤り検出符号を用いてセクタアドレス情報の誤りを検出することを特徴とするものである。

本発明の一例としてのセクタアドレス情報バッファメモリアドレス変換装置におけるセクタアドレス情報の信頼性を判定する手段は、現在のセクタアドレス情報と1つ前のセクタアドレス情報に1を加算した値が一致することによりアドレス情報の連続性があると判断することを特徴とするものである。

本発明の一例としてのセクタアドレス情報バッファメモリアドレス変換装置におけるセクタアドレス情報を読み出す手段で生成される情報とセクタアドレスを補間する手段で生成される情報を選択する手段は、外部制御手段から要求されるセクタアドレス情報の信頼性条件とセクタ情報の信頼性を判定した結果を解析し、選択すべきセクタアドレス情報を決定することを特徴とするものである。

本発明の一例としてのセクタアドレス情報信頼性判定装置は、光ディスク媒体から読み出したセクタアドレス情報の誤り検出手段と、現在読み出したセクタアドレス情報と以前に読み出したセクタアドレス情報との比較結果と外部制御手段からの設定条件を基にセクタアドレス情報の連続性を判定する手段と、外部制御手段からの設定条件に基づいて前記セクタアドレス情報の誤り検出手段と前記セクタアドレス情報の連続性を判断する手段を備え、光ディスク媒体に付着した指紋や傷等の様々な要因によってセクタアドレス情報が誤っていた場合でも、セクタアドレス情報の誤り検出結果とセクタアドレス情報の連続性が外部制御手段から設定される条件を満足しているかを検討することにより、セクタアドレス情報の信頼性を判定しうるものである。

本発明の一例としての欠陥セクタ判定装置は、データに付加されているセクタアドレス情報とは別に物理セクタに付加されている物理セクタアドレス情報を有する書き換え可能な光ディスク媒体の読み出しにおいて、物理セクタアドレス情報の連続性とセクタアドレス情報の連続性に差の生じる個所を検出する手段と、前記物理セクタアドレス情報の連続性とセクタアドレス情報に差が生じた物理セクタアドレス情報を記憶する手段と、連続するセクタ

アドレス情報の間に存在する物理セクタ数を検出する手段と、前記検出及び記憶したことを外部制御手段に通知する手段を備え、欠陥セクタ情報の記録されている光ディスク媒体において、事前に欠陥セクタ情報を取得していない場合でも、セクタアドレス情報と物理セクタアドレス情報の間に発生するアドレス情報の差を検討することにより、欠陥セクタの判定をうるものである。

本発明の一例としての、物理セクタアドレス情報の連続性は、物理セクタアドレス情報を読み出す手段と、前記手段で読み出した物理セクタアドレス情報の誤り検出手段と、前記物理セクタアドレス情報の誤り検出手段で信頼性の得られた1つ前の物理セクタアドレス情報を記憶する手段と、前記記憶した1つ前の物理セクタアドレス情報と現在の物理セクタアドレス情報を比較する手段を備え、物理セクタアドレス情報の誤り検出手段で信頼性の得られた物理セクタアドレスに対して物理セクタアドレスの連続性を判定することを特徴とするものである。

本発明の一例としての、セクタアドレス情報の連続性は、セクタアドレス情報を読み出す手段と、前記手段で読み出したセクタアドレス情報の誤り検出手段と、前記セクタアドレス情報の誤り検出手段で信頼性の得られた1つ前のセクタアドレス情報を記憶する手段と、前記記憶した1つ前のセクタアドレス情報と現在のセクタアドレス情報を比較する手段を備え、セクタアドレス情報の誤り検出手段で信頼性の得られたセクタアドレスに対してセクタアドレスの連続性を判定することを特徴とするものである。

本発明の一例としての、物理セクタアドレス情報の連続性とセクタアドレス情報の連続性に差の生じる個所を検出する手段は、セクタアドレス情報に連続性があると判断された2つの連続するセクタ間に、物理セクタアドレス情報に連続性があると判断される物理セクタが複数セクタ存在することを出し、ユーザデータの記録されていない物理セクタを検出することを特徴と

するものである。

本発明の一例としての、物理セクタアドレス情報の連続性とセクタアドレス情報に差が生じた物理セクタアドレス情報を記憶する手段は、上記本発明のセクタアドレス情報が連続性が得られない物理セクタの物理セクタアドレス情報を記憶することを特徴とするものである。

本発明の一例としての、連続するセクタアドレス情報の間に存在する物理セクタ数を検出する手段は、セクタアドレス情報に連続性があると判断された2つの連続するセクタ間に、物理セクタアドレス情報に連続性があると判断される物理セクタ数を認識することを特徴とするものである。

本発明の一例としてのECCブロック同期検出装置は、 n セクタ (n =整数) にまたがって誤り訂正符号が付加され、誤り訂正符号が連続する n セクタに収まっているような光ディスク媒体において、光ディスク媒体から読み出したセクタアドレス情報の誤り検出手段と、前記誤り検出手段で求めたセクタアドレス情報に誤りが無かった場合、 $\frac{\text{（読み出したセクタアドレス情報）}}{\text{（ECCブロックを構成しているセクタ数）}}$ の商を求める手段と、前記手段で求めたセクタアドレス情報の商を格納する手段と、前記セクタアドレス情報の誤り検出手段で求めた現在のセクタアドレス情報に誤りが無い場合、前記手段で格納したセクタアドレス情報の商と現在の商を比較し、その結果が不一致であればECCブロック同期を検出したと認識する手段とを備えたものであり、光ディスク媒体に付着した指紋や傷等の様々な要因により、ECCブロック同期が壊れていた場合でも、 $\frac{\text{（読み出したセクタアドレス情報）}}{\text{（ECCブロックを構成しているセクタ数）}}$ の商を用いることにより、ECCブロック同期を検出してデータの損失を抑えるものである。

本発明の一例としてのバッファメモリアドレス変換装置は、光ディスク媒体から読み出したデータに付加されているフレーム同期コードを読み出す手段と、前記手段で読み出したフレーム同期コードを符号化し順次格納する外

部制御手段から格納個数を設定可能な記憶手段と、前述記憶手段に格納した符号の並びからフレームの位置を数値化する手段と、前記手段でフレームの位置を数値化した値が連続しているかを判断する手段と、前記手段で判断したフレーム位置の連続個数を数える手段と、前記手段で数えたフレーム位置の連続個数と外部制御手段から設定可能な閾値を比較し条件を満たした場合に前記手段でフレーム位置を数値化した値をフレーム位置と判断する手段と、前記手段で条件を満たさなかった場合に以前に条件を満たしたフレーム位置を基に補間しフレーム位置とする手段と、前記手段で判断したフレーム位置からバッファメモリに格納するアドレスを生成する手段を備えたものであり、光ディスク媒体に付着した指紋や傷等の様々な要因により、フレーム同期が壊れていた場合でも、フレーム同期コードを用いることにより、ディスクから読み出したデータのフレーム位置を認識してデータの損失を抑えるものである。

以下に、本発明の実施の形態を図面を参照して説明する。

(実施の形態 1)

まず、実施の形態 1 について図 1、図 2、図 3、図 4、図 5、図 6、図 7、図 8、図 9 及び、図 10 を用いて説明する。

図 1 に本実施の形態の光ディスク再生装置 1201 の構成を示す。

図 1 において、101 は情報が記録されている光ディスク媒体、102 は光ディスク媒体を回転させるスピンドルモータ、103 は光ディスク媒体にレーザーを照射し、その反射光の強さを電圧に変換する光ピックアップ、104 は光ピックアップ 103 によって電圧に変換された信号を 2 値化し、2 値化信号に同期したクロックを生成する RF 信号処理ブロック、105 はスピンドルモータ 102 の回転を制御したり、光ピックアップ 103 の位置制御するサーボブロック、106 は様々な情報を保存するバッファメモリ、107 は前記 RF 信号処理ブロック 104 で 2 値化した信号の記憶媒体（以後

バッファメモリと呼ぶ) 106への保存、誤り訂正処理、ホスト109とのデータ転送、制御マイコン108からの命令解釈等をするコントローラブロック、108はRF信号処理ブロック104、サーボブロック105、コントローラブロック107を制御する制御マイコン、109は光ディスク媒体101のデータ再生要求等を発行するホストである。これら102、103、104、105、106、107、108によって光ディスク再生装置を構成し、ホスト109から発行される光ディスク媒体101の再生要求を実行しうる手段を構成している。

ホスト109から光ディスク媒体101の再生要求が発行されたときの光ディスク再生装置の動作に付いて説明する。

まず、ホスト109は、コントローラブロック107に対して、光ディスク媒体101の再生したいデータの位置及び量を要求する。コントローラブロック107は、ホスト109からの要求を受け取ると、制御マイコン108に対してホスト109からの要求内容を伝える。制御マイコン108は、ホスト109からの要求を解析し、サーボブロック105に対して、光ディスク媒体101の回転制御やホスト109から要求のあった再生データの記録されている付近へ光ピックアップ103を移動させる命令を出すと共に、コントローラブロック107に対して、ホスト109から要求のあった再生データをホスト109へ転送するよう命令する。

制御マイコン108から命令を受けたサーボブロック105は、命令に従ってスピンドルモータ102を所定のスピードで回転させると共に光ピックアップ103を移動させる。

光ディスク媒体101は、スピンドルモータ102によって回転が加えられる。光ディスク媒体101は、光ディスク媒体101のトラック上にピットが形成されることによって情報を記録している。

サーボブロック105によって移動した光ピックアップ103は、回転が

加えられた光ディスク媒体101に対して光を照射し、光ディスク媒体101からの反射光を受け取る。ここで、光ディスク媒体101からの反射光は、光ディスク媒体101に形成されたピットの影響を受け、強弱が発生する。反射光を受け取った光ピックアップ103は、反射光の強弱を電圧に変換したRF信号113をRF信号処理ブロック104へ出力すると共に、反射光の形状や位置をサーボブロック105へ出力する。

反射光の形状や位置を受け取ったサーボブロック105は、光ディスク媒体101へ照射する光の焦点やデータが記録されている光ディスク媒体101のトラック位置を検知し、光ピックアップ103を上下左右へ移動させ、光ディスク媒体101からデータが読み出せる位置へ調整する。

光ピックアップ103からのRF信号113を受け取ったRF信号処理ブロック104は、この信号を2値化すると共に、2値化した信号に同期するクロックを生成し、コントローラブロック107に出力する。尚、以降、前記の2値化信号をチャンネルデータ、2値化した信号に同期するクロックをチャンネルクロックと呼ぶ。

RF信号処理ブロック104からチャンネルデータ及びチャンネルクロックを受け取ったコントローラブロック107は、チャンネルデータをチャンネルクロックでサンプリングし、チャンネルデータを所定のフォーマットに変換すると共に、変換後のデータからアドレス情報を取得する。アドレス情報を取得したコントローラブロック107は、取得したアドレス情報を制御マイコン108に通知すると共に、制御マイコンの命令に従って、所定のフォーマットに変換したデータをバッファメモリ106に格納する。また、コントローラブロック107は、バッファメモリ106に格納されたデータに対して誤り訂正処理や誤り検出処理を行い、その結果を制御マイコン108に通知すると共に、制御マイコン108の命令に従って、バッファメモリ106に格納したデータをホスト109に対して転送する。

コントローラブロック 107 からアドレス情報や誤り訂正処理及び誤り検出処理の結果を受け取った制御マイコン 108 は、受け取った情報を解析し、コントローラブロック 107 がホスト 109 に対して、ホスト 109 から要求のあったデータを転送するまで、特定回数上記処理を繰り返すよう、サーボブロック 105 及びコントローラブロック 107 に命令する。尚、特定回数上記処理を繰り返したにもかかわらずホストにデータを転送できない場合、制御マイコン 108 は、コントローラブロック 107 を介してホスト 109 に、要求のあったデータを転送できない理由を通知する。

次に、光ディスク媒体 101 が DVD である場合に、コントローラブロック 107 が、RF 信号処理ブロック 104 より受け取ったチャネルデータを図 7 に示す構造に変換して、バッファメモリ 106 に格納する動作について説明する。以降、光ディスク媒体 101 を DVD 101 と呼ぶ。

図 7 は、DVD 101 のデータ構造を示した図であり、DVD 101 は、フレーム、セクタ、ECC ブロックという単位で構成されている。フレームは、2 バイトのフレーム同期及びフレーム同期コードと、それに続く 91 バイトのデータで構成される。また、フレーム同期コードは、図 7 に示すような配置で、SY0 から SY7 までの 8 種類のコードがある。セクタは、SY0 コードを持つフレームを先頭にした 26 フレームで構成される。SY0 コードを持つフレームの先頭、すなわち、セクタの先頭には、ID と呼ばれるディスク情報やセクタのアドレス情報が格納されている領域がある。ECC ブロックは、ID の下位 4 ビットが "0000b" であるセクタを先頭に 16 セクタで構成される。また、ID 情報は、16 進数で表わされ、セクタが 1 進む毎に ID に含まれるセクタのアドレス情報も 1 進む。従って、ECC ブロックの先頭セクタとなる ID の下位 4 ビットは、必ず "0000b" となる。

RF 信号処理ブロック 104 からコントローラブロック 107 へ入力されたチャネルデータは、まず、図 3 に示す構成で復調処理が行われる。すなわ

ち、図 3 は本実施の形態の復調処理手段の構成を示す図である。図 3 において、301 はチャネルデータパラレル化ブロック、302 はフレーム同期生成ブロック、303 はフレーム同期コード符号化ブロック、304 はデータ復調ブロック、305 はセクタ同期検出ブロック、306 はセクタ同期補間ブロック、307 はフレーム同期カウンタブロック、308 はフレーム位置検出ブロック、309 はセクタ同期信号生成ブロック、310 はフレーム同期位置信頼性判定ブロック、311 はフレーム同期カウンタ値アドレス変換ブロックである。

RF 信号処理ブロック 104 から受け取ったチャネルデータ 321 は、チャネルクロック毎にシフトレジスタになっているチャネルデータパラレル化ブロック 301 に取り込み、シフトレジスタの出力はパラレルデータ 322 としてフレーム同期信号生成ブロック 302、フレーム同期コード符号化ブロック 303 及び、データ復調化ブロック 304 へ出力する。

パラレルデータ 322 を受け取ったフレーム同期信号生成ブロック 302 は、チャネルデータ 321 が入力される毎に、パラレルデータ 322 に含まれるフレーム同期を検出する。フレーム同期を検出したフレーム同期信号生成ブロック 302 は、検出したフレーム同期を基準にチャネルデータ 321 の入力される数を数え、次のフレーム同期が検出されると予想される付近以外で検出されるフレーム同期を取り除く作業と、次のフレーム同期が検出されると予想される付近でフレーム同期が検出されないとき、入力されるチャネルデータの数からフレーム同期を補間する作業を行い、検出または補間したフレーム同期をフレーム同期信号 323 とてフレーム同期コード符号化ブロック 303、データ復調ブロック 304、セクタ同期検出ブロック 305、セクタ同期補間ブロック 306、フレーム同期カウンタブロック 307 及び、フレーム位置検出ブロック 308 に対して出力する。

パラレルデータ 322 及びフレーム同期信号 323 を受け取ったフレーム

同期コード符号化ブロック 303 は、フレーム同期信号 323 を受け取ったタイミングで、フレーム同期に付加されている 14 ビットのフレーム同期コードをパラレルデータ 322 から抽出し、図 8 に示すように、8 種類のフレーム同期コード SY0 から SY7 を 8 ビットで表わすフレーム同期コード信号 324 を生成する。ここで生成したフレーム同期コード信号 324 は、セクタ同期検出ブロック 305 及び、フレーム位置検出ブロック 308 へ出力する。

パラレルデータ 322 及びフレーム同期信号 323 を受け取ったデータ復調ブロック 304 は、フレーム同期信号 302 を基準にパラレルデータ 322 から復調データ 333 を生成すると共に、復調データを生成する毎にバイトクロック 334 を生成する。バイトクロック 334 は、復調データ 333 を受け取るタイミングであったり、復調データ数をカウントするために用いられる。

フレーム同期信号 323 及びフレーム同期コード信号 324 を受け取ったセクタ同期検出ブロック 305 は、フレーム同期信号毎にフレーム同期コード信号 324 と "00000001b" を比較し、両者が一致すれば、セクタ同期を検出したと判断する。セクタ同期を認識したと判断したセクタ同期検出ブロック 305 は、セクタ同期信号 325 を生成し、セクタ同期信号生成ブロック 309 へ出力する。

フレーム位置検出ブロック 308 は、フレーム同期信号 323、フレーム同期コード信号 324 を受け取ると、セクタ内の何番目のフレームであるかを示すフレーム位置信号 329 をフレーム同期カウンタブロック 307 に出力すると共に、フレーム同期コード信号 324 からフレーム位置を検出することが出来た場合にフレーム同期コード配列 OK 信号 330 としてフレーム位置信頼性判定ブロック 310 へ出力する。

フレーム位置信頼性判定ブロック 310 は、フレーム同期コード配列 OK

信号 3 3 0 を監視しており、フレーム同期コード配列 OK 信号 3 3 0 から検出されたフレーム位置が信頼出来ると判断した場合に、フレーム位置検出結果採用信号 3 2 8 をフレーム同期カウンタブロック 3 0 7 へ出力する。

以下に、フレーム位置検出ブロック 3 0 8 及び、フレーム位置信頼性判定ブロック 3 1 0 の動作を、図 5 を用いてさらに詳細に説明する。図 5 において、5 0 1 はフレーム同期コード符号化レジスタ A、5 0 2 はフレーム同期コード符号化レジスタ B、5 0 3 はフレーム同期コード位置検出デコーダ、5 0 5 はフレーム同期コード配列 OK カウンタ、5 0 6 はフレーム位置検出結果採用判定回路である。ここで、フレーム位置検出ブロック 3 0 8 はフレーム同期コード符号化レジスタ A 5 0 1、フレーム同期コード符号化レジスタ B 5 0 2 及び、フレーム位置検出デコーダ 5 0 3 で構成し、フレーム位置信頼性判定ブロック 3 1 0 はフレーム同期コード配列 OK カウンタ 5 0 5 及び、フレーム位置検出結果採用判定回路 5 0 6 で構成している。

フレーム同期信号 3 2 3 及びフレーム同期コード信号 3 2 4 を受け取ったフレーム位置検出ブロック 3 0 8 は、フレーム同期信号 3 2 3 毎に、フレーム同期コード符号化レジスタ A 5 0 1 の値を $(n-1)$ フレーム同期コード信号 5 1 1 として、フレーム同期コード符号化レジスタ B 5 0 2 の値を $(n-2)$ フレーム同期コード信号 5 1 2 としてフレーム位置検出デコーダ 5 0 3 へ出力する。

そして、フレーム同期信号 3 2 3 毎にフレーム同期コード符号化レジスタ A 5 0 1 の値をフレーム同期コード符号化レジスタ B 5 0 2 へ、フレーム同期コード信号 3 2 4 をフレーム同期コード符号化レジスタ A 5 0 1 へ格納する。

ここで、フレーム同期コード符号化レジスタ A 5 0 1 とフレーム同期コード符号化レジスタ B 5 0 2 は、シフトレジスタ構成になっている。

フレーム同期位置デコーダ 5 0 3 は、フレーム同期コード信号 3 2 4、（

$n-1$) フレーム同期コード信号 5 1 1 及び、($n-2$) フレーム同期コード信号 5 1 2 に格納された値をフレーム同期信号 3 2 3 毎に取り込む。ここで、フレーム位置検出デコーダ 5 0 3 に取り込まれた 3 つの値は、現在のフレームのフレーム同期コード、1 つ前のフレームのフレーム同期コード、2 つ前のフレームのフレーム同期コードとなる。

これら 3 つのフレーム同期コードの値を取り込んだフレーム位置検出デコーダ 5 0 3 は、図 7 に示すフレーム同期コードの配列と照合し、セクタ内の何番目のフレームであるかをフレーム位置信号 3 2 9 としてフレーム同期カウンタブロック 3 0 7 に出力すると共に、フレーム同期コード配列を照合した結果、適合する配列があった場合にフレーム同期コード配列 OK 信号 3 3 0 としてフレーム位置信頼性判定ブロック 3 1 0 へ出力する。

フレーム同期コード配列 OK 信号 3 3 0 を受け取ったフレーム位置信頼性判定ブロック 3 1 0 は、フレーム同期コード配列 OK カウンタ 5 0 5 において、フレーム同期信号 3 2 3 毎にフレーム同期コード配列 OK 信号 3 3 0 を監視する。このフレーム同期コード配列 OK カウンタ 5 0 5 は、フレーム同期コード配列 OK 信号 3 3 0 がある場合はカウント値をアップ、フレーム同期コード配列 OK 信号 3 3 0 がない場合はカウント値をクリアするカウンタで、カウント値を配列 OK カウント信号 5 2 1 としてフレーム位置検出結果採用判定回路 5 0 6 へ出力する。

フレーム同期コード配列 OK カウント信号 5 2 1 を受け取ったフレーム位置検出結果採用判定回路 5 0 6 は、予め制御マイコン 1 0 8 から設定されたフレーム位置判定条件 5 1 3 とフレーム同期コード配列 OK カウント信号 5 2 1 を比較し、フレーム同期コード配列 OK カウント信号 5 2 1 の方が大きければ、フレーム位置検出結果採用信号 3 2 8 をフレーム同期カウンタブロック 3 0 7 へ出力する。

例えば、フレーム位置判定条件 5 1 3 が 5 であるとする、フレーム位置

検出結果採用判定回路 506 は、フレーム同期コード配列 OK カウント信号 521 が 6 以上の値であるときに、フレーム位置検出結果採用信号 328 をフレーム同期カウンタブロック 307 へ出力する。

すなわち、フレーム位置検出結果採用信号 328 は、フレーム位置判定条件 513 で指定された回数より多い回数だけ連続してフレーム位置が検出された場合に出力される。つまり、フレーム位置信頼性判定ブロック 310 は、フレーム位置が連続して検出出来ている場合、検出したフレーム位置を信頼出来ると判定して、フレーム位置検出結果採用信号 328 を出力し、フレーム位置が連続して検出出来ていない場合、検出したフレーム位置を信頼出来ないと判定して、フレーム位置検出結果採用信号 328 を出力しない。

以上、フレーム位置検出ブロック 308、フレーム位置信頼性判定ブロック 310 について詳細に説明した。

図 3 に戻って、フレーム同期カウンタブロック 307 は、セクタ同期信号生成ブロック 309 から出力されるセクタ同期信号 331 でカウント値をクリアし、フレーム同期信号 323 でカウント値をアップすることにより、セクタ内のフレーム数をカウントするカウンタである。

また、フレーム同期カウンタブロック 307 は、フレーム位置信頼性判定ブロック 310 から受け取るフレーム位置検出結果採用信号 328 が有効である場合、フレーム位置検出ブロック 308 から受け取るフレーム位置信号 329 をカウンタ値へ取り込む補正機能を有している。

従って、フレーム同期信号 323 に異常が生じするなどして、セクタ内のフレーム数のカウンタ値が狂ってしまっても、上記補正機能により、カウンタ値を正常な値に戻すことが出来る。

フレーム同期カウンタブロック 307 のカウント値は、絶対フレーム位置信号 326 としてセクタ同期補間ブロック 306 及びフレーム同期カウンタ値アドレス変換ブロック 311 へ出力する。

この絶対フレーム位置信号 3 2 7 は、セクタ内のフレーム位置を示す信号で、0 から 2 5 の 2 6 種類の値で変化する。また、絶対フレーム位置信号 3 2 7 とセクタ内のフレーム位置の対応は、0 が 1 番目のフレーム、1 が 2 番目のフレームという具合に、2 5 が 2 6 番目のフレームとなる。

セクタ同期補間ブロック 3 0 6 は、フレーム同期信号 3 2 3 毎に絶対フレーム位置信号 3 2 7 を監視し、絶対フレーム位置信号 3 2 7 が 2 6 フレーム目を示しているとき、次のフレーム同期がセクタの先頭であると判断する。

次のフレーム同期がセクタの先頭であると判断したセクタ同期補間ブロック 3 0 6 は、次のフレーム同期信号 3 2 3 のタイミングでセクタ同期補間信号 3 2 6 を生成し、セクタ同期信号生成ブロック 3 0 9 へ出力する。

セクタ同期信号生成ブロック 3 0 9 は、制御マイコン 1 0 8 からの指示に従ってセクタ同期検出信号 3 2 5 とセクタ同期補間信号 3 2 6 を選択することにより、セクタ同期信号 3 3 1 を生成し、フレーム同期カウンタブロック 3 0 7 及び、後記の ECC ブロック同期を制御するブロックへ出力する。

すなわち、セクタ同期信号生成ブロック 3 0 9 は、セクタ同期検出信号 3 2 5 とセクタ同期補間信号 3 2 6 のうちより信頼出来る方の信号を選択してセクタ同期信号 3 3 1 を生成する。例えば、セクタ同期検出信号 3 2 5 が信頼出来ない場合、セクタ同期補間信号 3 2 6 を選択する。従って、セクタ同期検出ブロック 3 0 5 でセクタ同期検出信号 3 2 5 の検出漏れや誤検出が発生してもセクタ同期補間信号 3 2 6 を選択するので、信頼性のあるセクタ同期信号 3 3 1 を出力することが出来る。

フレーム同期カウンタ値アドレス変換ブロック 3 1 1 は、絶対フレーム同期位置信号 3 2 7 をデコードし、そのフレームを格納するバッファメモリの基準アドレスであるフレームアドレス 3 3 2 を生成する。

つぎに、前記のフレーム同期処理及びセクタ同期処理に続く ECC ブロック同期処理について図 4 を用いて説明する。すなわち、図 4 は本実施の形態

のECCブロック処理手段1204の構成を示す図である。図4において、401はID再生ブロック、402はECCブロック同期検出ブロック、403はECCブロック同期補間ブロック、404はセクタ同期カウンタブロック、405はID信頼性判定ブロック、406はECCブロック同期信号生成ブロック、407はID情報アドレス変換ブロックである。

まず、ID再生ブロック401は、データ復調ブロック304から復調データ333とバイトクロック334及び、セクタ同期信号生成ブロック309からセクタ同期信号331を受け取り、セクタ同期信号331が入力された直後に復調データ333から4バイトのID情報と2バイトのID情報のEDCパリティをバイトクロック334のタイミングで取得する。ID情報とID情報のEDCパリティを取得したID再生ブロック401は、取得したID情報の誤り検出を行い、ID情報のアドレス成分24ビットとID情報の誤り検出結果成分1ビットをID取得信号411としてECCブロック同期検出ブロック402、セクタ同期カウンタブロック404及び、ID信頼性判定ブロック405へ出力する。

ECCブロック同期検出ブロック402は、セクタ同期信号331毎にID取得信号411を受け取り、ID取得信号411のID情報の誤り検出結果成分が取得したID情報を正しいと示している場合、ID取得信号411のID情報のアドレス成分下位4ビットと"0000b"を比較する。比較結果が一致しているか、後記のID信頼性判定ブロック405で生成される上位アドレス判定結果信号416が入力された場合、ECCブロック同期検出ブロック402は、ECCブロック同期検出信号412を生成し、ECCブロック同期信号生成ブロック406へ出力する。

セクタ同期信号331、ID取得信号411及び、後期のECCブロック同期信号418を受け取ったID信頼性判定ブロック405は、ID取得信号411が信頼性があるかどうかを判断し、信頼性があると判断した場合に

セクタ同期カウンタブロック 404 にアドレス信頼性 OK 信号 415 を出力する。また、ECC ブロックが変わったことを検出すると、上位アドレス判定結果信号 416 を ECC ブロック同期検出ブロックに出力する。さらに、ID 取得信号 411 の信頼性を向上させて、ID 情報信号 417 として ID 情報アドレス変換ブロック 407 へ出力する。

以下に、ID 信頼性判定ブロック 405 の動作について、図 6 を用いて詳細に説明する。図 6 において、601 はアドレス比較器 A、602 はアドレス比較器 B、603 はアドレス信頼性条件判定デコーダ、604 はセクタ、605 はインクリメンタ、606 は ID 保存レジスタである。

ID 取得信号 411 を受け取った ID 信頼性判定ブロック 405 は、ID 取得信号 411 の ID 情報の誤り検出結果成分 612 が取得した ID を正しいと示している場合、ID 取得信号 411 の ID 情報のアドレス成分 611 と後記のアドレス期待値信号 618 をアドレス比較器 A 601 で比較し、アドレスの連続性を判定する。これは、アドレス期待値信号 618 が、次に入力される ID 取得信号 411 を示しているため、両者が一致することにより、アドレスが連続していることが分かる。このアドレスの連続性判定結果は、アドレス連続性判定信号 614 としてアドレス信頼性条件判定デコーダ 603 へ出力する。

アドレス比較器 B 602 は、ID 取得信号 411 の ID 情報のアドレス成分 611 の上位 20 ビットと後記のカレント ID 情報信号 417 のアドレス成分上位 20 ビットを比較し、この比較結果が不一致であれば、上位アドレス判定結果信号 416 として ECC ブロック同期検出ブロック 402 へ出力する。ここで、セクタ同期信号 331 のタイミングで ID 取得信号 411 の ID 情報のアドレス成分 611 と後記のカレント ID 情報信号 417 のアドレス成分の関係は、2 つの連続するアドレスとなる。また、DVD 101 の ECC ブロックは、16 進数で表された ID 情報に含まれるアドレスの下位

4ビットが”0000b”から始まる16セクタで構成されている。従って、上位アドレス判定結果信号416は、連続する2つのセクタの（読み出したセクタアドレス情報）／（ECCブロックを構成しているセクタ数）の商を比較していることになり、ECCブロックが変わったことを示すことになる。

アドレス信頼性条件判断デコーダ603は、予め制御マイコン108から設定されたアドレス信頼性判定条件613にしたがって、ID取得信号411のID情報の誤り検出結果成分612とアドレス連続性判定信号614をデコードし、アドレス信頼性判定条件613を満たしていれば、アドレス信頼性OK信号415を生成する。このアドレス信頼性OK信号415をセレクタ604及びセクタ同期カウンタブロック404へ出力する。

セレクタ604は、アドレス信頼性OK信号415がID取得信号411を信頼できると示している場合、ID取得信号411を選択し、アドレス信頼性OK信号415がID取得信号411を信頼できないと示している場合、後記のアドレス期待値信号616を選択するセレクタで、選択したアドレス情報をカレントアドレス選択信号615としてID保存レジスタ606に出力する。

ID保存レジスタ606は、セクタ同期信号331毎にカレントアドレス選択信号619を格納し、格納した値をカレントID情報信号417としてインクリメンタ605及びID情報アドレス変換ブロック407へ出力する。

インクリメンタ605は、カレントID情報信号417の値に1を加算する回路で、加算結果をアドレス期待値信号616としてセレクタ604、アドレス比較器A601へ出力する。加算結果がアドレス期待値信号616となるのは、DVD101のID情報に含まれるアドレス成分には、セクタが1進む毎にアドレス成分も1進むという規則性があるためである。

以上、ID信頼性判定ブロック405の動作を詳細に説明した。

図4に戻って、セクタ同期信号331、ID情報取得信号411、アドレス信頼性OK信号415及び、後記のECCブロック同期信号418を受け取ったセクタ同期カウンタブロック404は、セクタ同期信号331毎に動作し、アドレス信頼性OK信号415がID取得信号411を信頼できると示している場合、ID取得信号411のアドレス成分下位4ビットをカウンタ値として取り込み、アドレス信頼性OK信号415がID取得信号411を信頼できないと示している場合、カウントアップし、ECCブロック同期信号418でクリアされるカウンタである。したがって、セクタ同期カウンタブロック404は、信頼性のあるID情報であると判断した場合、そのID情報によってカウンタ値が補正される。このカウンタ値は、絶対セクタアドレス信号414としてECCブロック同期補間ブロック403へ出力される。

ECCブロック同期補間ブロック403は、セクタ同期信号331毎に絶対セクタアドレス信号414を監視し、絶対セクタアドレス信号414が15を示しているとき、すなわち、ECCブロックの最終セクタを示しているときのセクタ同期信号331のタイミングでECCブロック同期補間信号413を生成する。

ECCブロック同期信号生成ブロック406は、ECCブロック同期検出信号412及びECCブロック同期補間信号413を、予め制御マイコンから設定されている条件にしたがって選択し、ECCブロック同期信号418を生成する。このECCブロック同期信号418は、セクタ同期カウンタブロック404及び、ID情報アドレス変換ブロック407へ出力される。

ID情報アドレス変換ブロック407は、ECCブロック同期信号419毎にカレントID情報信号418を取り込み、セクタ及びECCブロックを格納するバッファメモリの基準アドレスであるセクタアドレス419及びECCブロックアドレス420を生成する。ここで、セクタアドレス419は

前記フレームを格納する領域を26領域以上含むように決めなければならない、ECCブロックアドレス420は前記セクタを格納する領域を16領域以上含むように決めなければならない。

最後に、最終的なバッファメモリ106へのデータ格納アドレス生成について、図2を用いて説明する。図2は、本実施の形態のアドレス生成手段1202の構成を示す図である。図2において、201はバイトカウンタ、202はフレーム同期カウンタ値アドレス変換デコーダ、203は下位IDアドレス変換デコーダ、204は加減算器、205は上位IDアドレス変換デコーダ、206は加算器である。ここで、図3のフレーム同期カウンタ値アドレス変換ブロック311はフレーム同期カウンタ値アドレス変換デコーダ202と等価で、図4のID情報アドレス変換ブロック407は、下位IDアドレス変換デコーダ203、加減算器204及び、上位IDアドレス変換デコーダ204で構成している。

バイトカウンタ201は、フレーム同期信号323でクリアされ、バイトクロック334をカウントするカウンタである。つまり、バイトカウンタ201は、フレームの先頭でクリアされ、復調データ数をカウントすることになり、カウンタ値はそのまま、フレーム内の91バイトを格納するバッファメモリ106のアドレスということになる。バイトカウンタ201のカウンタ値は、フレーム内アドレス213として加算器205へ出力する。

フレーム同期カウンタ値アドレス変換ブロック202は、絶対フレーム位置信号327をフレーム同期信号323で取り込み、絶対フレーム位置信号327の入力に対して図9(a)に示すような出力を得るデコーダであり、このデコード結果をフレームアドレス332として加算器205へ出力する。

下位IDアドレス変換デコーダ203は、カレントID情報信号417の下位4ビットをセクタ同期信号331で取り込み、カレントID情報信号417の下位4ビットの入力に対して図9(b)に示すような出力を得るデコー

ダであり、このデコード結果をセクタアドレス419として加算器205へ出力する。

加減算器204は、カレントID情報信号417の上位20ビットから、予め制御マイコン108が設定するホスト109から要求されたデータに対応するID情報221の上位20ビットを引き算しする。この時、それぞれの下位4ビットは切り捨てる。前記、計算結果にバッファメモリ106へ格納開始する位置情報212を加算し、その結果をECCブロック位置情報214として上位IDアドレス変換デコーダ204へ出力する。

上位IDアドレス変換デコーダ204は、ECCブロック同期信号418毎にECCブロック位置情報214を取り込み、除算（ECCブロック位置情報214）／（バッファメモリ106に格納可能なECCブロック数）の余りを絶対ECCブロックアドレスとして入力すると図9（c）のような出力を得るデコーダであり、このデコード結果をECCブロックアドレス223として加算器205へ出力する。ここで、図9（c）の例は、バッファメモリ106に格納可能なECCブロックを4つとしたものである。

加算器205は、フレーム内アドレス213、フレームアドレス332、セクタアドレス419及びECCブロックアドレス420を加算する加算器で、この加算結果が、バッファメモリ格納アドレス215となる。

かかる構成によれば、フレーム同期を検出できなかったり過剰に検出した場合、フレーム同期が正常に検出され始めると、フレーム位置検出ブロック308がフレーム位置を検出し、フレーム位置信頼性判定ブロック310で検出したフレーム位置が信頼できるものか確かめる手段をもつので、確度の高いフレーム同期位置をフレーム同期カウンタブロック307に読み込ませることができ、フレーム同期カウンタ値アドレス変換デコーダ202により、バッファメモリ106に格納されるセクタ内の絶対的なフレーム位置を正しく補正することができる。

また、セクタ同期を検出できなかつたり過剰に検出した場合、セクタ同期が正常に検出され始めると、ID信頼性判定ブロック405で信頼性の高いID情報を取得でき、このID情報を下位IDアドレス変換デコーダ203及び上位IDアドレス変換デコーダ204に入力することにより、バッファメモリ106に格納されるECCブロック内の絶対的なセクタ位置及びバッファメモリ106内の絶対的なECCブロック位置を正しく補正することができる。

さらに、図10(a)のように欠陥セクタだけを書き飛ばすようなDVD-RAMの欠陥セクタ管理方法を用いてデータが書き込まれたディスク再生や、図10(b)のように欠陥セクタを含むECCブロックを書き飛ばすようなDVD-RAMの欠陥セクタ管理方法を用いてデータが書き込まれたディスク再生において、欠陥セクタの位置情報が与えられず、欠陥セクタのデータをバッファメモリ106に格納したとしても、欠陥セクタの前後のID情報のアドレスは連続しており、ID信頼性判定ブロック405で信頼性の高いID情報を取得できるため、欠陥セクタのデータを格納したバッファメモリ106の領域に正しいデータを上書きすることができ、欠陥セクタを意識することなく、前記の欠陥セクタを含むディスク再生ができる。

このようにDVD101から読み出したデータをバッファメモリ106へ格納できなくなっても、フレーム位置検出ブロック308、フレーム位置信頼性判定ブロック310、ID信頼性判定ブロック405で各データ構成での絶対的なデータの位置を検出し、フレーム同期カウンタ値アドレス変換デコーダ202、下位IDアドレス変換デコーダ203及び上位IDアドレス変換デコーダ204でアドレスに変換することで、バッファメモリ106へのデータ格納アドレスが正常に補正され、再生能力の高い光ディスク再生装置が構成できる。

(実施の形態2)

つぎに、実施の形態 2 について図 11 を用いて説明する。図 11 は、本実施の形態の欠陥セクタ検出手段 1205 の構成を示す図である。なお、前記の実施の形態と同じ構成については同じ符号を用い、説明を省略する。

図 11 において、1101 は物理 ID 保存レジスタ A、1102 は物理 ID 保存レジスタ B、1103 はインクリメンタ A、1104 は減算器、1105 は ID 保存レジスタ、1106 はインクリメンタ B、1107 は比較器、1108 は欠陥セクタ検出器である。

物理 ID 保存レジスタ A 1101 は、物理 ID 信号 1112 毎に ID 再生信号 1111 の ID 情報の誤り検出成分を監視し、取得した物理 ID に誤りがないと示している場合、ID 再生信号 1111 の ID 情報のアドレス成分を取り込み、物理 ID 取得信号 1113 として物理 ID 保存レジスタ B 1102 及び、減算器 1104 へ出力する。ここで、物理 ID 信号 1112 は、フレーム同期生成信号ブロック 302 においてフレーム同期だけでなく物理 ID の同期である AM も検出するように構成することで生成可能であり、物理 ID 信号 1112 をデータ復調ブロック 304 に供給することで、ID 再生ブロック 401 で物理 ID の再生が可能となる。したがって、ID 再生信号 1111 は、ID 再生ブロック 401 の出力と等価である。なお、AM とは DVD-RAM フォーマットで記述されているものであり、AM の後に物理 ID が記述されている。

物理 ID 保存レジスタ B 1102 と ID 保存レジスタ 1105 は、セクタ同期信号 331 毎に ID 再生信号 1111 の ID 情報の誤り検出成分を監視し、取得した ID に誤りがないと示している場合、物理 ID 保存レジスタ B 1102 には物理 ID 保存レジスタ A 1101 を、ID 保存レジスタ 1105 には ID 再生信号 1111 の ID 情報のアドレス成分をそれぞれ取り込み、それぞれ物理 ID 信号 1114 としてインクリメンタ A 1103 へ、ID 信号 1117 としてインクリメンタ B 1106 へ出力する。

すなわち、セクタ同期信号 3 3 1 が入力されても、ID 再生信号 1 1 1 1 が取得した ID に誤りがあることを示している場合、物理 ID 保存レジスタ A 1 1 0 1 を物理 ID 保存レジスタ B 1 1 0 2 に取り込まず、物理 ID 信号 1 1 1 4 をインクリメンタ A 1 1 0 3 に出力しない。さらに、ID 保存レジスタ 1 1 0 5 には ID 再生信号 1 1 1 1 の ID 情報のアドレス成分を取り込まず、ID 信号 1 1 1 7 をインクリメンタ B 1 1 0 6 に出力しない。

従って、物理 ID 保存レジスタ B 1 1 0 2 には、誤りがないと信頼できる物理 ID のみが格納され、インクレメンタ A 1 1 0 3 には誤りがないと信頼できる物理 ID の物理 ID 信号 1 1 4 のみインクリメンタ A 1 1 0 3 に出力される。また、ID 保存レジスタ 1 1 0 5 には、誤りがないと信頼できる ID 情報のアドレス成分のみが格納され、インクレメンタ B 1 1 0 6 には誤りがないと信頼できる ID 信号 1 1 1 7 が出力される。

インクリメンタ A 1 1 0 3 は、物理 ID 信号 1 1 1 4 を 1 加算し、物理 ID 期待値信号 1 1 1 5 として減算器 1 1 0 4 へ出力する。

インクリメンタ B 1 1 0 6 は、ID 信号 1 1 1 7 を 1 加算し、ID 期待値信号 1 1 1 8 として比較器 1 1 0 7 へ出力する。

減算器 1 1 0 4 は、物理 ID 取得信号 1 1 1 3 から物理 ID 期待値 1 1 1 5 を減算し、欠陥セクタ数 1 1 1 6 を生成する。欠陥セクタ数 1 1 1 6 は、欠陥セクタ検出器 1 1 0 8 へ出力する。

比較器 1 1 0 7 は、ID 情報信号 1 1 1 1 の ID 情報の誤り検出結果成分が取得した ID 情報を正しいと示している場合、ID 情報信号 1 1 1 1 の ID 情報のアドレス成分と ID 期待値信号 1 1 1 8 を比較し、2 つの信号が一致した場合、ID 連続性信号 1 1 1 9 として欠陥セクタ検出器へ出力する。

欠陥セクタ検出器 1 1 0 8 は、ID 連続性信号 1 1 1 9 が入力され、欠陥セクタ数 1 1 1 6 が 0 でない場合、欠陥セクタを検出したとして、欠陥セクタ検出信号 1 1 2 0 を出力する。欠陥セクタ検出信号 1 1 2 0 が出力された

場合、欠陥セクタ数 1 1 1 6 に示された値が有効となる。また、物理 I D 期待値信号 1 1 1 5 は、欠陥セクタの開始を示している。

すなわち、信頼できる 2 つの I D 情報のアドレス成分が連続しており、その 2 つの物理 I D が連続でない場合、上記 2 つの I D 情報に対応するセクタの間に欠陥セクタが存在する。欠陥セクタ検出器 1 1 0 8 は、このようにして欠陥セクタを検出する。

かかる構成によれば、図 1 0 (a) のような欠陥セクタだけを書き飛ばすような DVD-RAM の欠陥セクタ管理方法を用いてデータが書き込まれたディスク再生や、図 1 0 (b) のような欠陥セクタを含む ECC ブロックを書き飛ばすような DVD-RAM の欠陥セクタ管理方法を用いてデータが書き込まれたディスク再生において、減算器 1 1 4 が 0 でないという条件と比較器 1 1 0 7 による I D 情報の連続性から欠陥セクタの存在、欠陥セクタの開始アドレス、欠陥セクタの数を検出することができる。

このように、減算器 1 1 0 4 が 0 でないという条件と比較器 1 1 0 7 による I D 情報の連続性から欠陥セクタの存在、欠陥セクタの開始アドレス、欠陥セクタの数を検出することから、制御マイコン 1 0 8 から欠陥セクタ情報を受けて欠陥セクタ処理を行うような受動的な動作だけでなく、欠陥セクタを検出して制御マイコン 1 0 8 へ指示できる能動的な欠陥セクタ処理が行える光ディスク再生装置が構成できる。

以上のように本実施の形態によれば、光ディスクの再生データ中の情報を解析し、解析して得た情報にあわせてバッファメモリの絶対的なアドレスに変換するため、光ディスクから再生データをバッファメモリの正しい領域へ格納することができ、また、解析して得た情報の有無、欠陥セクタ数及び欠陥セクタのアドレスが検出できるため、能動的な欠陥セクタ処理が行える。

そのため、傷や指紋等のついた光ディスクのデータ再生において、従来に比べて再生データのバッファメモリへの格納がより正確にでき、また、欠陥

セクタのある光ディスク再生において、従来に比べて欠陥セクタ管理処理に関する制御マイコンの負担を軽減できる。

この結果、傷や指紋等が存在したり欠陥セクタの存在する光ディスクのデータをバッファメモリへ正確に格納可能であり、欠陥セクタ管理処理に関する制御マイコンの負担を軽減可能な優れた光ディスク再生装置が実現できる。

なお、本実施の形態のコントローラブロック 118 を構成するアドレス生成手段 1202、復調処理手段 1203、ECCブロック処理手段 1204 は本発明のバッファメモリアドレス変換装置の例であり、本実施の形態の ECCブロック処理手段 1204 は本発明のセクタアドレス信頼性判定装置の例であり、本実施の形態の欠陥セクタ検出手段 1205 は本発明の欠陥セクタ判定装置の例であり、本実施の形態の ECCブロック処理手段 1204 は本発明の ECCブロック同期検出装置の例である。また、本実施の形態の復調処理手段 1203、ECCブロック処理手段 1204 は本発明の解析手段の例であり、本実施の形態のアドレス生成手段 1202 は本発明のアドレス生成手段の例である。

また、本実施の形態の ID 再生ブロック 401 は本発明のセクタアドレス情報読み出し手段の例であり、本実施の形態の ECCブロック同期補間ブロック 403、セクタ同期カウンタブロック 404 は本実施の形態のセクタアドレス補間手段の例であり、本実施の形態の ID 信頼性判定ブロック 405 は本発明のセクタアドレス情報信頼性判定手段の例であり、本実施の形態のアドレス信頼性判定条件 613 は本発明の所定の基準の例であり、本実施の形態の ID 情報は本発明のセクタアドレス情報の例である。

また、本実施の形態のフレーム同期コード符号化ブロック 3030 は本発明のフレーム同期コード読み出し手段の例であり、本実施の形態のフレーム同期コード符号化レジスタ A501、フレーム同期コード符号化レジスタ B502 は本発明の記憶手段の例であり、本実施の形態のフレーム位置検出デ

コード 5 0 3 は本発明の連続性判定手段の例であり、本実施の形態のフレーム同期コード配列 OK カウンタ 5 0 5 は本発明の計数手段の例であり、本実施の形態のフレーム位置検出結果採用判定回路 5 0 6 は本発明のフレーム位置判断手段の例であり、本実施の形態のフレーム位置判定条件 5 1 3 は本発明の所定の条件の例であり、本実施の形態のフレーム同期カウンタブロック 3 0 7 は本発明のフレーム位置補間手段の例であり、本実施の形態のフレーム同期カウンタ値アドレス変換ブロック 3 3 2 は本発明のアドレス生成手段の例である。

また、本実施の形態の ID 再生ブロック 4 0 1 は本発明の誤り検出手段の例であり、本実施の形態のアドレス比較器 6 1 4 は本発明のセクタアドレス連続性判定手段の例であり、本実施の形態のアドレス信頼性判定条件 6 1 3 は本発明の所定の設定条件の例であり、本実施の形態のアドレス信頼性条件判定デコーダ 6 0 3 は本発明の信頼性判定手段の例である。

また、本実施の形態の物理 ID 保存レジスタ A 1 1 0 1、物理 ID 保存レジスタ B 1 1 0 2、インクレメンタ 1 1 0 3、減算器 1 1 0 4、ID 保存レジスタ 1 1 0 5、インクレメンタ B 1 1 0 6 は本発明の連続性検出手段の例であり、本実施の形態の欠陥セクタ検出器 1 1 0 8 は本発明の欠陥セクタ検出手段の例であり、本実施の形態の減算器 1 1 0 4、欠陥セクタ検出器 1 1 2 0 は本発明の通知手段の例であり、本実施の形態の物理 ID 情報は本発明のセクタ物理アドレス情報の例であり、本実施の形態の ID 信号は本発明のセクタ論理アドレス情報の例であり、本実施の形態の物理 ID 保存レジスタ A 1 1 0 1 は本発明のセクタ物理アドレス情報読み出し手段の例であり、本実施の形態の物理 ID 保存レジスタ B 1 1 0 2 は本発明のセクタ物理アドレス情報誤り検出手段の例であり、本実施の形態のインクリメンタ A 1 1 0 3、減算器 1 1 0 4 は本発明のセクタ物理アドレス情報比較手段の例であり、本実施の形態の ID 保存レジスタ 1 1 0 5 は本発明のセクタ論理アドレス情

報読み出し手段の例であり、本実施の形態のID保存レジスタ1105は本発明のセクタ論理アドレス情報誤り検出手段の例であり、本実施の形態のインクリメンタB1106、比較器1107は本発明のセクタ論理アドレス情報比較手段の例である。

また、本実施の形態のID再生ブロック401は本発明の誤り検出手段の例であり、本実施の形態のアドレス比較器B602は本発明のセクタアドレス割り算手段の例であり、本実施の形態のアドレス信頼性条件判定デコーダ603、セクタ604、ID保存レジスタ417、アドレス比較器B602は本発明のECCブロック検出手段の例である。

本発明は、上述した本発明のバッファメモリアドレス変換装置またはセクタアドレス情報信頼性判定装置または欠陥セクタ判定装置またはECCブロック同期検出装置の全部または一部の手段（または、装置、素子、回路、部等）の機能をコンピュータにより実行させるためのプログラムである。

本発明は、上述した本発明のバッファメモリアドレス変換装置またはセクタアドレス情報信頼性判定装置または欠陥セクタ判定装置またはECCブロック同期検出装置の全部または一部の手段（または、装置、素子、回路、部等）の全部または一部の機能をコンピュータにより実行させるためのプログラムを担持した媒体であり、コンピュータにより読み取り可能且つ、読み取られた前記プログラムが前記コンピュータと協働して前記機能を実行する媒体である。

なお、本発明の一部の手段（または、装置、素子、回路、部等）、本発明の一部のステップ（または、工程、動作、作用等）とは、それらの複数の手段またはステップの内の、幾つかの手段またはステップを意味し、あるいは、一つの手段またはステップの内の、一部の機能または一部の動作を意味するものである。

また、本発明のプログラムを記録した、コンピュータに読みとり可能な記

録媒体も本発明に含まれる。

また、本発明のプログラムの一利用形態は、コンピュータにより読み取り可能な記録媒体に記録され、コンピュータと協働して動作する態様であっても良い。

また、本発明のプログラムの一利用形態は、伝送媒体中を伝送し、コンピュータにより読みとられ、コンピュータと協働して動作する態様であっても良い。

また、記録媒体としては、ROM等が含まれ、伝送媒体としては、インターネット等の伝送媒体、光・電波・音波等が含まれる。

また、上述した本発明のコンピュータは、CPU等の純然たるハードウェアに限らず、ファームウェアや、OS、更に周辺機器を含むものであっても良い。

なお、以上説明した様に、本発明の構成は、ソフトウェア的に実現しても良いし、ハードウェア的に実現しても良い。

産業上の利用可能性

以上説明したところから明らかなように、本発明は、指紋や傷などの要因で同期検出・補間信号に異常が発生しても、バッファメモリに格納したデータの対応が崩れないバッファメモリアドレス変換装置、セクタアドレス情報信頼性判定装置、欠陥セクタ判定装置、ECCブロック同期検出装置、光ディスク再生装置、媒体及びプログラムを提供することが出来る。

また、本発明は、光ディスク媒体から欠陥セクタ情報を取得しなくても光ディスク媒体からデータを読み出すことが出来るバッファメモリアドレス変換装置、セクタアドレス情報信頼性判定装置、欠陥セクタ判定装置、ECCブロック同期検出装置、光ディスク再生装置、媒体及びプログラムを提

供することが出来る。

請 求 の 範 囲

1. 光ディスク媒体から読み出されたデータに含まれる同期パターンと、前記光ディスク媒体から読み出されたデータに含まれる、データ位置が認識できる位置データとを解析する解析手段と、

前記解析した結果に基づいて、バッファメモリへ格納するアドレスを生成するアドレス生成手段とを備え、

前記読み出されたデータは、前記バッファメモリの前記生成されたアドレスに対応する領域に格納されるバッファメモリアドレス変換装置。

2. 前記位置データとは、セクタアドレス情報である請求項1記載のバッファメモリアドレス変換装置。

3. 前記位置データとは、フレーム同期コードである請求項1記載のバッファメモリアドレス変換装置。

4. 前記解析手段は、前記光ディスク媒体から読み出されたデータに含まれるセクタアドレス情報を読み出すセクタアドレス情報読み出し手段と、

前記読み出されたセクタアドレス情報の信頼性を判定するセクタアドレス情報信頼性判定手段と、

前記判定されたセクタアドレス情報の信頼性が得られなかったセクタに対して前記セクタアドレス情報を補間するセクタアドレス情報補間手段と、

前記セクタアドレス情報読み出し手段で読み出された前記セクタアドレス情報と前記セクタアドレス情報補間手段で補間された前記セクタアドレス情報とのいずれかを所定の基準に基づいて選択するセクタアドレス情報選択手段とを有し、

前記アドレス生成手段は、前記選択された前記セクタアドレス情報に基づいて、前記バッファメモリへ格納するアドレスを生成する請求項2記載のバ

ッファメモリアドレス変換装置。

5. 前記読み出されたセクタアドレス情報は、誤り検出符号が付加されているものであり、

前記信頼性を判定するとは、前記付加されている誤り検出符号を用いて前記読み出されたセクタアドレス情報の誤りを検出することによって判定することである請求項4記載のバッファメモリアドレス変換装置。

6. 前記信頼性を判定するとは、前記読み出されたセクタアドレス情報と、以前に読み出されたセクタアドレス情報の連続性を判定することである請求項4記載のバッファメモリアドレス変換装置。

7. 前記所定の基準とは、外部制御手段から要求される信頼性の基準であり、

前記セクタアドレス情報選択手段は、前記外部制御手段から要求される信頼性の基準と、前記セクタアドレス情報信頼性判定手段で判定された前記判定結果とを解析していずれかを選択する請求項4記載のバッファメモリアドレス変換装置。

8. 光ディスク媒体から読み出されたデータに付加されているフレーム同期コードを読み出す読み出し手段と、

前記読み出されたフレーム同期コードを符号化し順次格納する記憶手段と、

前記記憶手段に格納された前記符号の並びからフレームの位置を数値化するフレーム位置数値化手段と、

前記数値化されたフレーム位置が連続しているかどうかを判定する連続性判定手段と、

前記数値化されたフレーム位置のうち前記連続していると判定された個数を数える計数手段と、

前記計数手段で数えられたフレーム位置の連続個数と外部制御手段から設

定可能な閾値を比較し、前記比較した結果が所定の条件を満たした場合に前記フレーム位置数値化手段で数値化された値をフレーム位置と判断するフレーム位置判断手段と、

前記フレーム位置判断手段で条件を満たさなかった場合に以前に条件を満たしたフレーム位置を基に補間してフレーム位置とするフレーム位置補間手段と、

前記フレーム位置補間手段で求めた前記フレーム位置または前記フレーム位置判断手段で判断したフレーム位置からバッファメモリに格納するアドレスを生成するアドレス生成手段とを備え、

前記読み出されたデータは、前記バッファメモリの前記生成されたアドレスに対応する領域に格納されるバッファメモリアドレス変換装置。

9. 光ディスク媒体から読み出されたデータに含まれており、誤り検出符号が付加されているセクタアドレス情報の誤りを検出する誤り検出手段と、

前記読み出されたデータから現在抽出された前記セクタアドレス情報と以前に抽出された前記セクタアドレス情報とを比較して、前記セクタアドレス情報の連続性を判定するセクタアドレス情報連続性判定手段と、

前記外部制御手段からの所定の設定条件に基づいて、前記セクタアドレス情報の誤り検出結果と前記セクタアドレス情報の連続性の判定結果から前記セクタアドレス情報の信頼性を判定する信頼性判定手段とを備えたセクタアドレス情報信頼性判定装置。

10. データに含まれているセクタ論理アドレス情報とは別に前記セクタの物理アドレスであるセクタ物理アドレス情報を有する書き換え可能な光ディスク媒体の読み出しにおいて、

前記セクタ物理アドレス情報の連続性と前記セクタ論理アドレス情報の連続性に差の生じる箇所を検出する連続性検出手段と、

前記検出した差を利用して、欠陥セクタを見つける欠陥セクタ検出手段と

、
前記検出した欠陥セクタを外部制御手段に通知する通知手段とを備えた欠陥セクタ判定装置。

11. 前記欠陥セクタ検出手段は、前記欠陥セクタの数と前記欠陥セクタの先頭のセクタ物理アドレス情報を検出し、

前記通知手段は、前記欠陥セクタの数と前記欠陥セクタの先頭のセクタ物理アドレス情報を通知する請求項10記載の欠陥セクタ判定装置。

12. 前記連続性検出手段は、前記セクタ物理アドレス情報を読み出すセクタ物理アドレス情報読み出し手段と、

前記読み出されたセクタ物理アドレス情報の誤りを検出するセクタ物理アドレス情報誤り検出手段と、

前記セクタ物理アドレス情報誤り検出手段で誤りが検出されなかったセクタ物理アドレス情報のうち、現在のセクタ物理アドレス情報と一つ前のセクタ物理アドレス情報とを比較するセクタ物理アドレス情報比較手段とを有し

、
前記連続性検出手段は、前記比較結果に基づいて、前記読み出されたセクタ物理アドレス情報が前記セクタ物理アドレス情報誤り検出手段で誤りが検出されなかった場合、前記読み出されたセクタ物理アドレス情報の前記一つ前のセクタ物理アドレス情報に対する連続性を判定する請求項10記載の欠陥セクタ判定装置。

13. 前記連続性検出手段は、前記セクタ論理アドレス情報を読み出すセクタ論理アドレス情報読み出し手段と、

前記読み出されたセクタ論理アドレス情報の誤りを検出するセクタ論理アドレス情報誤り検出手段と、

前記セクタ論理アドレス情報誤り検出手段で誤りが検出されなかったセク

タ論理アドレス情報のうち、現在のセクタ論理アドレス情報と一つ前のセクタ論理アドレス情報とを比較するセクタ論理アドレス情報比較手段とを有し、

前記連続性検出手段は、前記比較結果に基づいて、前記読み出されたセクタ論理アドレス情報が前記セクタ論理アドレス情報誤り検出手段で誤りが検出されなかった場合、前記読み出されたセクタ論理アドレス情報の前記一つ前のセクタ論理アドレス情報に対する連続性を判定する請求項 10 記載の欠陥セクタ判定装置。

14. 前記差の生じる箇所とは、前記セクタアドレス情報に連続性があると判定された 2 つの連続するセクタアドレス情報に対応するセクタ間に、セクタ物理アドレス情報に連続性があると判定されるセクタが 1 つ以上存在することである請求項 10 記載の欠陥セクタ判定装置。

15. 前記欠陥セクタ検出手段は、前記セクタ論理アドレス情報が連続性を得られなかったセクタのセクタ物理アドレス情報を前記欠陥セクタの先頭のセクタ物理アドレス情報とする請求項 11 記載の欠陥セクタ判定装置。

16. 前記欠陥セクタ検出手段は、前記連続性があると判断された 2 つのセクタ論理アドレス情報に対応するセクタの間に存在する、前記セクタ物理アドレス情報に連続性があると判断されるセクタの数を検出し、前記検出した数を前記欠陥セクタの数とする請求項 11 記載の欠陥セクタ判定装置。

17. n セクタ ($n = \text{整数}$) にまたがって誤り訂正符号が付加され、誤り訂正符号が連続する n セクタに収まっているような光ディスク媒体から読み出されたセクタアドレス情報の誤りを検出する誤り検出手段と、

前記誤り検出手段で前記読み出されたセクタアドレス情報に誤りが無かった場合、前記読み出されたセクタアドレス情報を ECC ブロックを構成しているセクタ数で割った商を求めるセクタアドレス情報割り算手段と、

前記セクタアドレス情報誤り検出手段が前記読み出されたセクタアドレス

情報の誤りを検出しなかった場合、

前記読み出されたセクタアドレス情報の前記商と、一つ前に求められた前記商とを比較し、その結果が不一致であればECCブロック同期を検出したとするECCブロック検出手段とを備えたECCブロック同期検出装置。

18. 光ディスク媒体からデータを読み出すデータ読み出し手段と、外部機器からの要求に応じて、前記データ読み出し手段を制御して前記読み出されたデータをバッファメモリに一時記憶した後、前記外部機器に転送するコントローラとを備え、

前記コントローラは、請求項1～17のいずれかに記載のバッファアドレス変換装置、またはセクタアドレス信頼性判定装置、または欠陥セクタ判定装置、またはECCブロック同期検出装置を搭載している光ディスク再生装置。

19. 請求項1記載のバッファメモリアドレス変換装置の、光ディスク媒体から読み出されたデータに含まれる同期パターンと、前記光ディスク媒体から読み出されたデータに含まれる、データ位置が認識できる位置データとを解析する解析手段と、

前記解析した結果に基づいて、バッファメモリへ格納するアドレスを生成するアドレス生成手段との全部または一部としてコンピュータを機能させるためのプログラムを担持した媒体であって、コンピュータにより処理可能である媒体。

20. 請求項8記載のバッファメモリアドレス変換装置の、光ディスク媒体から読み出されたデータに付加されているフレーム同期コードを読み出す読み出し手段と、

前記読み出されたフレーム同期コードを符号化し順次格納する記憶手段と、

前記記憶手段に格納された前記符号の並びからフレームの位置を数値化す

るフレーム位置数値化手段と、

前記数値化されたフレーム位置が連続しているかどうかを判定する連続性判定手段と、

前記数値化されたフレーム位置のうち前記連続していると判定された個数を数える計数手段と、

前記計数手段で数えられたフレーム位置の連続個数と外部制御手段から設定可能な閾値を比較し、前記比較した結果が所定の条件を満たした場合に前記フレーム位置数値化手段で数値化された値をフレーム位置と判断するフレーム位置判断手段と、

前記フレーム位置判断手段で条件を満たさなかった場合に以前に条件を満たしたフレーム位置を基に補間してフレーム位置とするフレーム位置補間手段と、

前記フレーム位置補間手段で求めた前記フレーム位置または前記フレーム位置判断手段で判断したフレーム位置からバッファメモリに格納するアドレスを生成するアドレス生成手段との全部または一部としてコンピュータを機能させるためのプログラムを担持した媒体であって、コンピュータにより処理可能である媒体。

21. 請求項9記載のセクタアドレス情報信頼性判定装置の、光ディスク媒体から読み出されたデータに含まれており、誤り検出符号が付加されているセクタアドレス情報の誤りを検出する誤り検出手段と、

前記読み出されたデータから現在抽出された前記セクタアドレス情報と以前に抽出された前記セクタアドレス情報とを比較して、前記セクタアドレス情報の連続性を判定するセクタアドレス情報連続性判定手段と、

前記外部制御手段からの所定の設定条件に基づいて、前記セクタアドレス情報の誤り検出結果と前記セクタアドレス情報の連続性の判定結果から前記セクタアドレス情報の信頼性を判定する信頼性判定手段との全部または一部

としてコンピュータを機能させるためのプログラムを担持した媒体であって、コンピュータにより処理可能である媒体。

22. 請求項10記載の欠陥セクタ判定装置の、データに含まれているセクタ論理アドレス情報とは別に前記セクタの物理アドレスであるセクタ物理アドレス情報を有する書き換え可能な光ディスク媒体の読み出しにおいて、

前記セクタ物理アドレス情報の連続性と前記セクタ論理アドレス情報の連続性に差の生じる箇所を検出する連続性検出手段と、

前記検出した差を利用して、欠陥セクタを見つける欠陥セクタ検出手段と、

前記検出した欠陥セクタを外部制御手段に通知する通知手段との全部または一部としてコンピュータを機能させるためのプログラムを担持した媒体であって、コンピュータにより処理可能である媒体。

23. 請求項17記載のECCブロック同期検出装置の、 n セクタ (n =整数) にまたがって誤り訂正符号が付加され、誤り訂正符号が連続する n セクタに収まっているような光ディスク媒体から読み出されたセクタアドレス情報の誤りを検出する誤り検出手段と、

前記誤り検出手段で前記読み出されたセクタアドレス情報に誤りが無かった場合、前記読み出されたセクタアドレス情報をECCブロックを構成しているセクタ数で割った商を求めるセクタアドレス情報割り算手段と、

前記セクタアドレス情報誤り検出手段が前記読み出されたセクタアドレス情報の誤りを検出しなかった場合、

前記読み出されたセクタアドレス情報の前記商と、一つ前に求められた前記商とを比較し、その結果が不一致であればECCブロック同期を検出したとするECCブロック検出手段との全部または一部としてコンピュータを機能させるためのプログラムを担持した媒体であって、コンピュータにより処

理可能である媒体。

24. 請求項1記載のバッファメモリアドレス変換装置の、光ディスク媒体から読み出されたデータに含まれる同期パターンと、前記光ディスク媒体から読み出されたデータに含まれる、データ位置が認識できる位置データとを解析する解析手段と、

前記解析した結果に基づいて、バッファメモリへ格納するアドレスを生成するアドレス生成手段との全部または一部としてコンピュータを機能させるためのプログラム。

25. 請求項8記載のバッファメモリアドレス変換装置の、光ディスク媒体から読み出されたデータに付加されているフレーム同期コードを読み出す読み出し手段と、

前記読み出されたフレーム同期コードを符号化し順次格納する記憶手段と、

前記記憶手段に格納された前記符号の並びからフレームの位置を数値化するフレーム位置数値化手段と、

前記数値化されたフレーム位置が連続しているかどうかを判定する連続性判定手段と、

前記数値化されたフレーム位置のうち前記連続していると判定された個数を数える計数手段と、

前記計数手段で数えられたフレーム位置の連続個数と外部制御手段から設定可能な閾値を比較し、前記比較した結果が所定の条件を満たした場合に前記フレーム位置数値化手段で数値化された値をフレーム位置と判断するフレーム位置判断手段と、

前記フレーム位置判断手段で条件を満たさなかった場合に以前に条件を満たしたフレーム位置を基に補間してフレーム位置とするフレーム位置補間手段と、

前記フレーム位置補間手段で求めた前記フレーム位置または前記フレーム位置判断手段で判断したフレーム位置からバッファメモリに格納するアドレスを生成するアドレス生成手段との全部または一部としてコンピュータを機能させるためのプログラム。

26. 請求項9記載のセクタアドレス情報信頼性判定装置の、光ディスク媒体から読み出されたデータに含まれており、誤り検出符号が付加されているセクタアドレス情報の誤りを検出する誤り検出手段と、

前記読み出されたデータから現在抽出された前記セクタアドレス情報と以前に抽出された前記セクタアドレス情報とを比較して、前記セクタアドレス情報の連続性を判定するセクタアドレス情報連続性判定手段と、

前記外部制御手段からの所定の設定条件に基づいて、前記セクタアドレス情報の誤り検出結果と前記セクタアドレス情報の連続性の判定結果から前記セクタアドレス情報の信頼性を判定する信頼性判定手段との全部または一部としてコンピュータを機能させるためのプログラム。

27. 請求項10記載の欠陥セクタ判定装置の、データに含まれているセクタ論理アドレス情報とは別に前記セクタの物理アドレスであるセクタ物理アドレス情報を有する書き換え可能な光ディスク媒体の読み出しにおいて、

前記セクタ物理アドレス情報の連続性と前記セクタ論理アドレス情報の連続性に差の生じる箇所を検出する連続性検出手段と、

前記検出した差を利用して、欠陥セクタを見つける欠陥セクタ検出手段と、

前記検出した欠陥セクタを外部制御手段に通知する通知手段との全部または一部としてコンピュータを機能させるためのプログラム。

28. 請求項17記載のECCブロック同期検出装置の、 n セクタ (n =整数) にまたがって誤り訂正符号が付加され、誤り訂正符号が連続する n

セクタに収まっているような光ディスク媒体から読み出されたセクタアドレス情報の誤りを検出する誤り検出手段と、

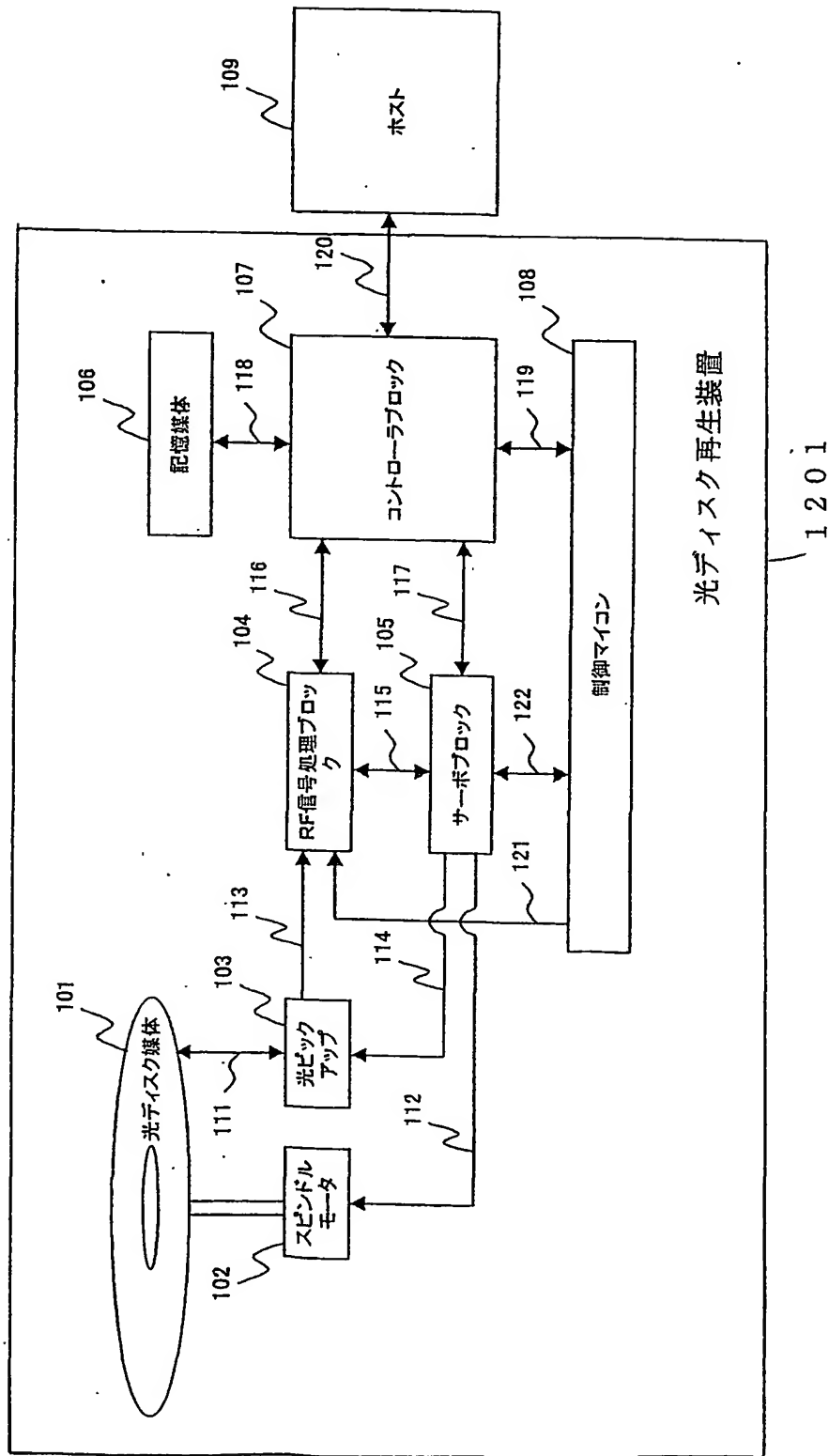
前記誤り検出手段で前記読み出されたセクタアドレス情報に誤りが無かった場合、前記読み出されたセクタアドレス情報をECCブロックを構成しているセクタ数で割った商を求めるセクタアドレス情報割り算手段と、

前記セクタアドレス情報誤り検出手段が前記読み出されたセクタアドレス情報の誤りを検出しなかった場合、

前記読み出されたセクタアドレス情報の前記商と、一つ前に求められた前記商とを比較し、その結果が不一致であればECCブロック同期を検出したとするECCブロック検出手段との全部または一部としてコンピュータを機能させるためのプログラム。

1 / 1 1

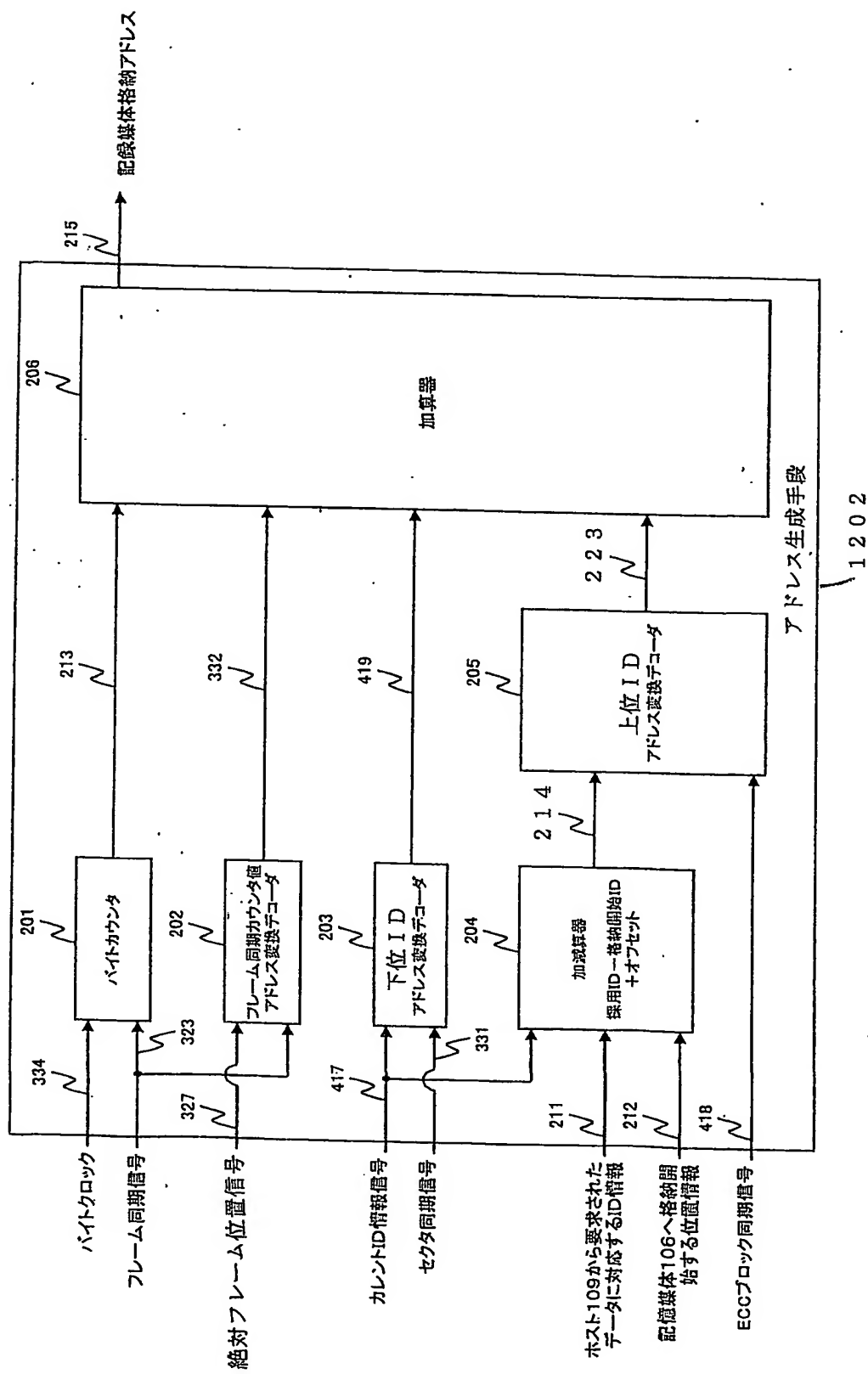
第1図



THIS PAGE BLANK (USPTO)

2 / 1 1

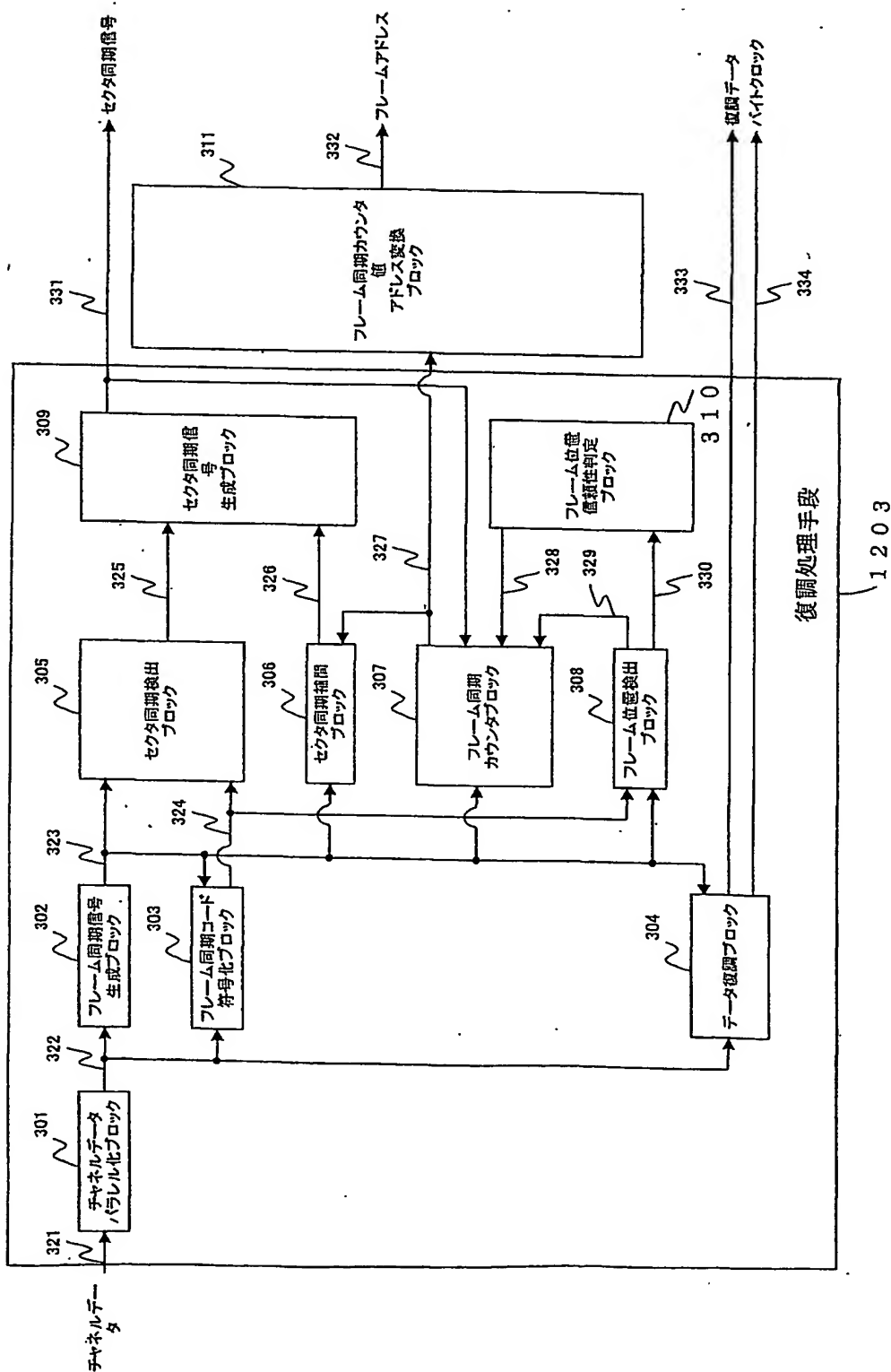
第2図



THIS PAGE BLANK (USPTO)

3 / 1 1

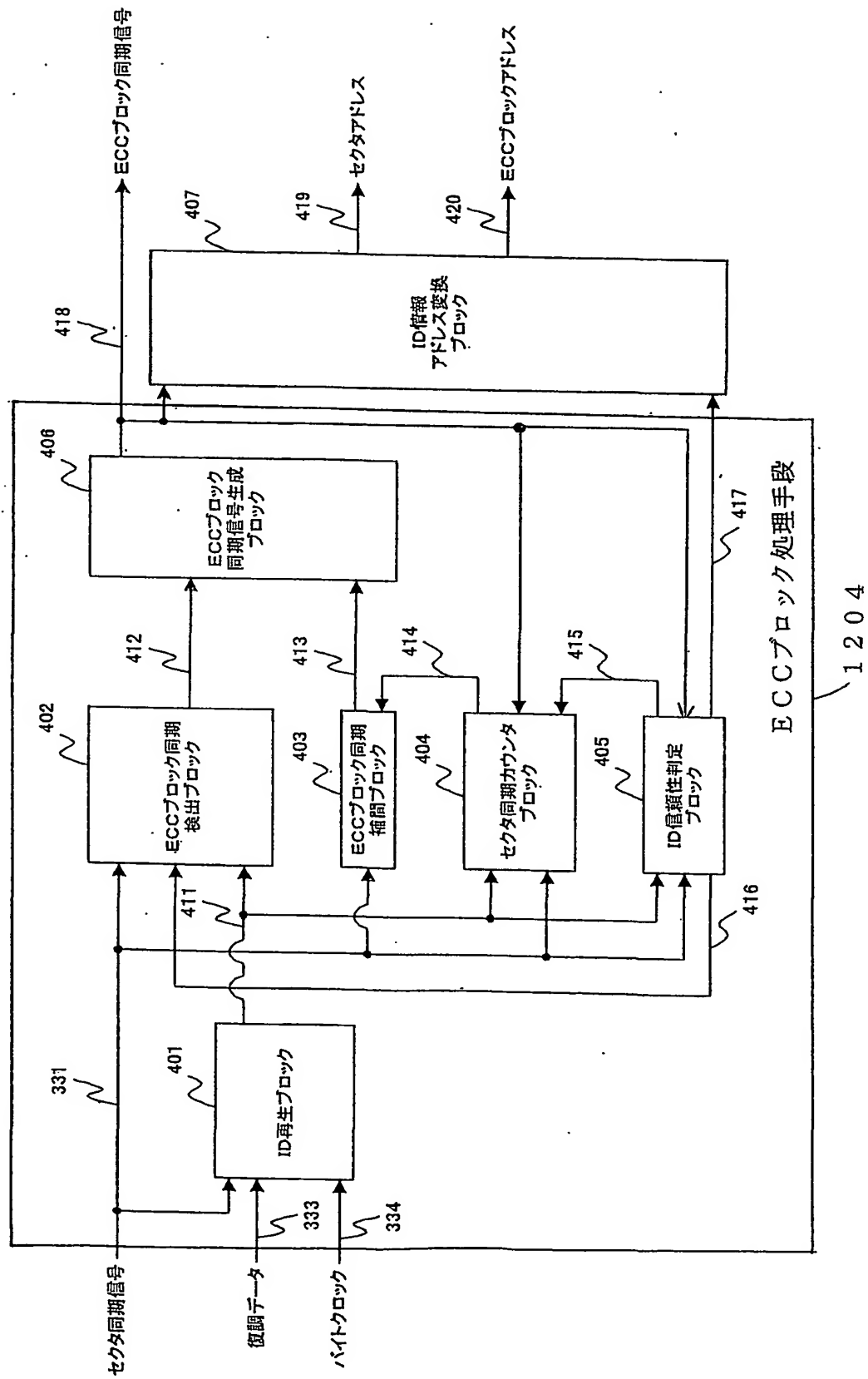
第3図



THIS PAGE BLANK (USPTO)

4 / 1 1

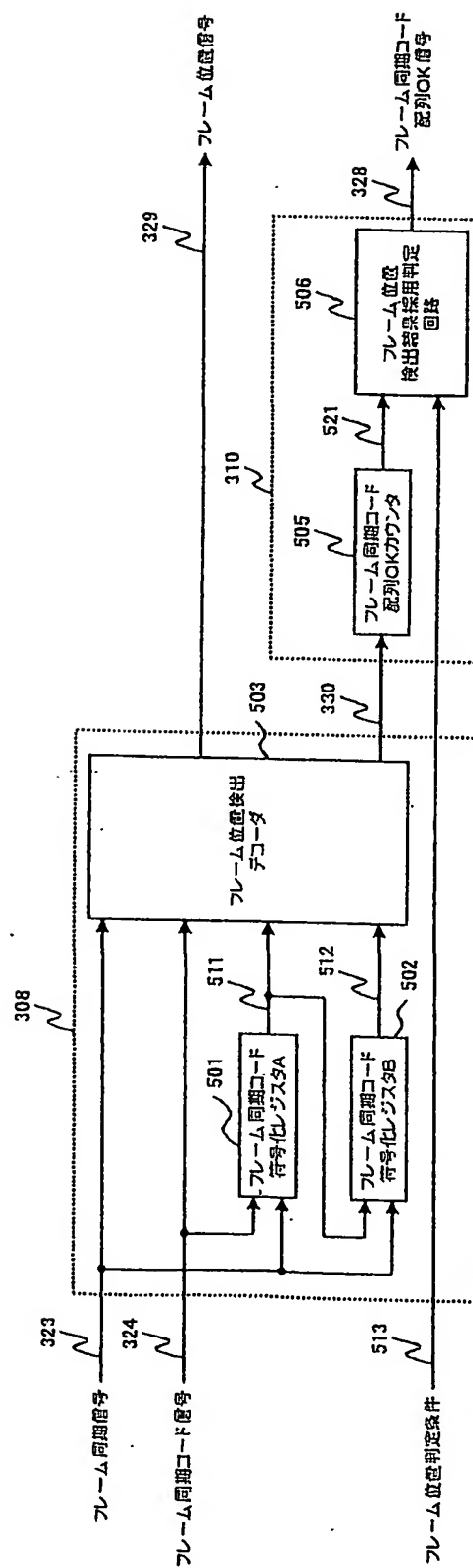
第 4 図



THIS PAGE BLANK (USPTO)

5 / 1 1

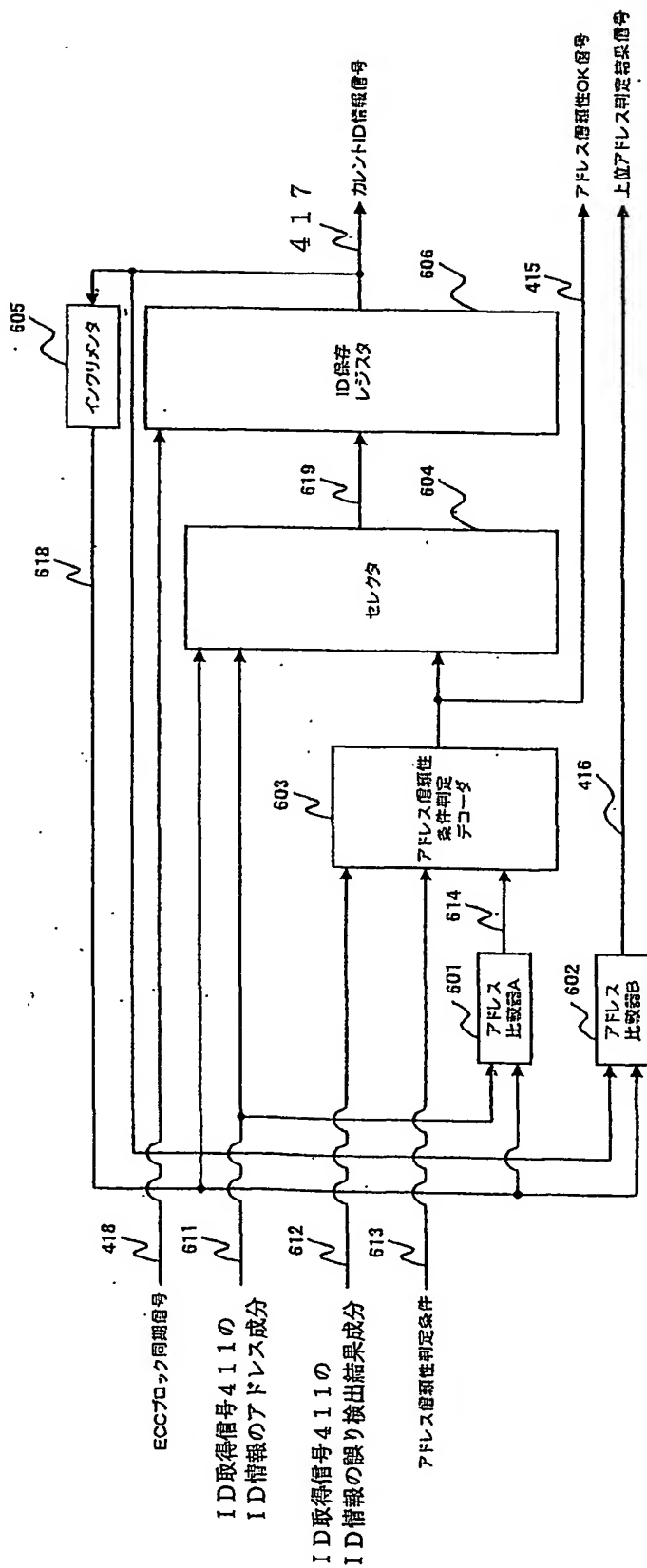
第5図



THIS PAGE BLANK (USPTO)

6 / 1 1

第 6 図



THIS PAGE BLANK (USPTO)

図 7 鋼

：フレーム構造

：セクタ構造(26フレーム)
SY0～SY7はフレーム同期コード

:ECCブロック構造(16セクタ)

フレーム同期コード+フレーム同期		データ
SY0	ID	フレーム00
SY1		フレーム01
SY2		フレーム02
SY3		フレーム03
SY4		フレーム04
SY5		フレーム05
SY6		フレーム06
SY7		フレーム07
SY8		フレーム08
SY9		フレーム09
SY10		フレーム10
SY11		フレーム11
SY12		フレーム12
SY13		フレーム13
SY14		フレーム14
SY15		フレーム15
SY16		フレーム16
SY17		フレーム17
SY18		フレーム18
SY19		フレーム19
SY20		フレーム20
SY21		フレーム21
SY22		フレーム22
SY23		フレーム23
SY24		フレーム24
SY25		フレーム25



8 / 1 1

第 8 図

フレーム同期コード	フレーム同期コード信号
SY0	00000001b
SY1	00000010b
SY2	00000100b
SY3	00001000b
SY4	00010000b
SY5	00100000b
SY6	01000000b
SY7	10000000b

THIS PAGE BLANK (USPTO)

9 / 1 1

第9(c)図

相対ECCブロックアドレス (Dec)	ECCブロックアドレス (Hex)
0	00000
1	0D000
2	1A000
3	27000
4	34000

第9(b)図

カレンダーID情報番号下位4ビット (Dec)	セクタアドレス (Hex)
0	0000
1	0D00
2	1A00
3	2700
4	3400
5	4100
6	4E00
7	5B00
8	6800
9	7500
10	8200
11	8F00
12	9C00
13	A900
14	B600
15	C300

第9(a)図

相対フレーム位置番号 (Dec)	フレームアドレス (Hex)
0	000
1	080
2	100
3	180
4	200
5	280
6	300
7	380
8	400
9	480
10	500
11	580
12	600
13	680
14	700
15	780
16	800
17	880
18	900
19	980
20	A00
21	A80
22	B00
23	B80
24	C00
25	C80

THIS PAGE BLANK (USPTO)

第 10 (a) 図

N セクタ	N+1 セクタ	欠陥セクタ	N+2 セクタ	N+3 セクタ	...
-------	---------	-------	---------	---------	-----

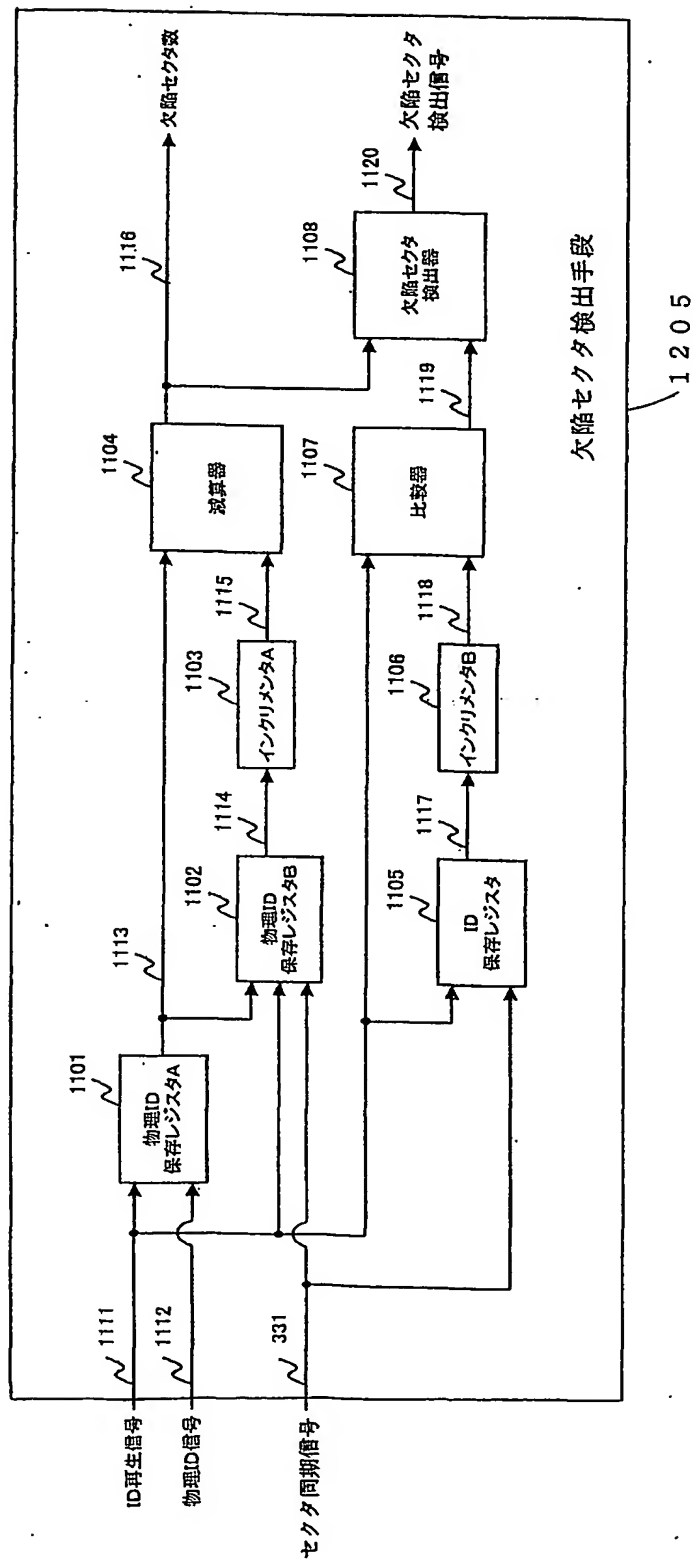
第 10 (b) 図

N ECCブロック	N+1 ECCブロック	欠陥セクタ	N+3 ECCブロック	N+4 ECCブロック	...
-----------	-------------	-------	-------------	-------------	-----

THIS PAGE BLANK (USPTO)

1 1 / 1 1

第11図



THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/04763

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G11B 20/10, G11B 20/12, G11B 20/18

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G11B 20/10, G11B 20/12, G11B 20/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2001
Kokai Jitsuyo Shinan Koho	1971-2001	Jitsuyo Shinan Toroku Koho	1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 11-149705 A (Sony Corporation), 02 June, 1999 (02.06.99),	1-9, 18-21, 24-26
Y	Full text; Figs. 1 to 17 (Family: none)	10-16, 22, 27, 17, 23, 28
A	JP 8-111075 A (Sony Corporation), 30 April, 1996 (30.04.96), Full text; Figs. 1 to 7 & DE 069516969 D & DE 069516969 T & EP 000707315 A2 & CN 001143245 A & US 005878184 A1	4, 5
A	JP 6-275032 A (Mitsubishi Electric Corporation), 30 September, 1994 (30.09.94), Full text; Figs. 1 to 4 (Family: none)	4, 5
Y	JP 2000-112674 A (Toshiba Corporation), 21 April, 2000 (21.04.00), Full text; Figs. 1 to 49 & WO 00/0017874 A1	10-16, 22, 27

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier document but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
17 August, 2001 (17.08.01)

Date of mailing of the international search report
04 September, 2001 (04.09.01)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

International application No.

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

International application No.

JP01/04763

Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

(See extra sheet.)

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest ☐ The additional search fees were accompanied by the applicant's protest.
☒ No protest accompanied the payment of additional search fees.

Continuation of Box No.II of continuation of first sheet (1)

The inventions of claims 1-9, 18-21, 24-26 relate to a buffer memory address converter for creating a correct data storage address of a buffer memory where data is stored even if an abnormality of any synchronizing signal detection/interpolation signal caused by a factor such as a fingerprint attached to an optical disk medium or a scratch in it.

The inventions of claims 10-16, 22, 27 relate to a defective sector judging device for detecting a portion where the continuity of sector physical address information differs from the continuity of sector logical information and detecting a defective sector by using the detected difference.

The inventions of claims 17, 23, 28 relate to an ECC block synchronization detecting device having an ECC block detecting means for comparing the quotient of sector address information with the previously calculated quotient, and judging, if the result of the comparison shows they do not coincide with each other, that the ECC block synchronization is detected.

These groups of inventions are not united into one invention nor so linked as to form a single general inventive concept.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G11B 20/10、G11B 20/12、G11B 20/18

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G11B 20/10、G11B 20/12、G11B 20/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2001年

日本国登録実用新案公報 1994-2001年

日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 11-149705 A (ソニー株式会社) 2. 6月. 1999 (02. 06. 99)	1-9、18-2
Y	, 全文, 第1-17図 (ファミリーなし)	1、24-26 10-16、22、 27、17、23、 28

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

17. 08. 01

国際調査報告の発送日

04.09.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

宮下 誠

5Q

2946

電話番号 03-3581-1101 内線 3589

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 8-111075 A (ソニー株式会社) 30. 4月. 1996 (30. 04. 96) , 全文 , 第1-7図 & D E 069516969 D & D E 069516969 T & E P 000707315 A 2 & C N 001143245 A & U S 005878184 A 1	4、5
A	J P 6-275032 A (三菱電機株式会社) 30. 9月. 1994 (30. 09. 94) , 全文 , 第1-4図 (ファミリーなし)	4、5
Y	J P 2000-112674 A (株式会社東芝) 21. 4月. 2000 (21. 04. 00) , 全文 , 第1-49図 & W O 00/0017874 A 1	10-16、 22、27
A	J P 4-141869 A (エヌ ティ ティ データ通信株式会社) 15. 5月. 1992 (15. 05. 92) , 全文 , 第1-3図 (ファミリーなし)	10、11
A	J P 2000-40307 A (ソニー株式会社) 8. 2月. 2000 (08. 02. 00) , 全文 , 第1-21図 (ファミリーなし)	17、23、28
A	J P 11-96555 A (パイオニア株式会社) 9. 4月. 1999 (09. 04. 99) , 全文 , 第1-10図 & U S 006137756 A 1	17、23、28

第Ⅰ欄 請求の範囲の一部の調査ができないときの意見 (第1ページの2の続き)

法第8条第3項(PCT17条(2)(a))の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. ☐ 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅱ欄 発明の単一性が欠如しているときの意見 (第1ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

発明の単一性が欠如している理由は特別ページに記載した。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。
☒ 追加調査手数料の納付と共に出願人から異議申立てがなかった。

請求の範囲 1-9、18-21、24-26に係る発明は、光ディスク媒体に付着した指紋や傷等の要因で発生する各種同期信号検出・補間信号の異常が発生した場合にも、バッファメモリへの正確なデータ格納アドレスが発生できるバッファメモリアドレス変換装置に関するものである。

請求の範囲 10-16、22、27に係る発明は、セクタ物理アドレス情報の連続性とセクタ論理アドレス情報の連続性に差の生じる箇所を検出し、検出した差を利用して、欠陥セクタを見つける欠陥セクタ判定装置に関するものである。

請求の範囲 17、23、28に係る発明は、セクタアドレス情報の商と、一つ前に求められた商とを比較し、その結果が不一致であればECCブロック同期を検出検出したとするECCブロック検出手段を備えたECCブロック同期検出装置に関するものである。

これらは、一の発明であるとも、単一の一般的発明概念を形成するように関連している一群の発明であるとも認められない。